

PAT-NO: JP02003244966A

DOCUMENT-IDENTIFIER: JP 2003244966 A

TITLE: **DRIVE CIRCUIT**

PUBN-DATE: August 29, 2003

INVENTOR-INFORMATION:

NAME	COUNTRY
OMICHI, AKIRA	N/A
NUMAKURA, KEIICHIRO	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MITSUBISHI ELECTRIC CORP	N/A

APPL-NO: JP2002039820

APPL-DATE: February 18, 2002

INT-CL (IPC): H02M007/48, H02M001/00 ,  
H02M001/08 , H02M003/07 , H02M003/135  
, H02M007/5387

## ABSTRACT:

**PROBLEM TO BE SOLVED:** To obtain a drive circuit in which a decrease in drive capability or a change in the drive capability is suppressed even when a power source having a large power source voltage change such as, for example, a battery or the like is used.

**SOLUTION:** The drive circuit comprises a totem-pole output stage having an upper arm 11 and a lower arm 12, a pre-drive circuit 74 having an upper arm drive circuit 72 and a lower arm drive circuit 73, and a VCC step-up power source circuit 69 having an upper arm drive step-up power source circuit 67 and a lower arm drive step-up power source circuit 68 for stepping up a VCC power source 65 and outputting the stepped-up power.

**COPYRIGHT:** (C)2003,JPO

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-244966

(P2003-244966A)

(43) 公開日 平成15年8月29日 (2003.8.29)

(51) IntCl <sup>7</sup>	識別記号	F I	テ-コ-ド*(参考)
H 0 2 M	7/48	H 0 2 M	M 5 H 0 0 7
	1/00		E 5 H 7 3 0
	1/08		C 5 H 7 4 0
	3/07		
	3/135		C

審査請求 未請求 請求項の数45 O L (全 40 頁) 最終頁に続く

(21) 出願番号 特願2002-39820(P2002-39820)

(22) 出願日 平成14年2月18日 (2002.2.18)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 大道 昭

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 沼倉 啓一郎

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100102439

弁理士 宮田 金雄 (外1名)

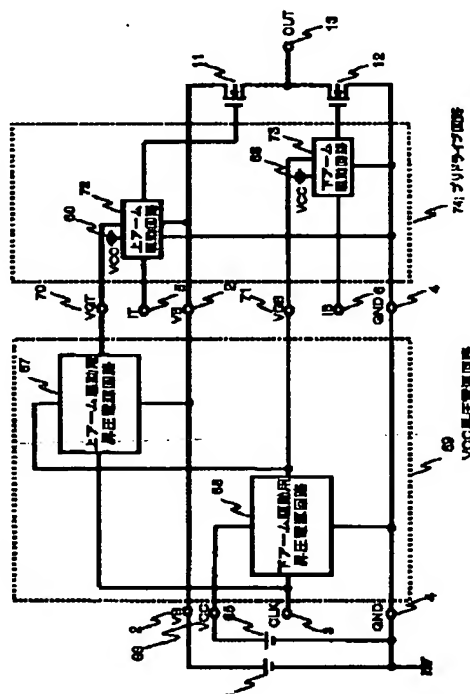
最終頁に続く

(54) 【発明の名称】 駆動回路

(57) 【要約】

【課題】 バッテリー等の電源電圧変動が大きい電源を用いた場合にも、駆動能力の低下や駆動能力の変動を抑えた駆動回路を得る。

【解決手段】 上アーム11および下アーム12を有するトータムボール型出力段と、上アーム駆動回路72および下アーム駆動回路73を有するブリッドドライブ回路74と、上アーム駆動用昇圧電源回路67およびVCC電源65を昇圧して出力する下アーム駆動用昇圧電源回路68を有するVCC昇圧電源回路69を設ける。



## 【特許請求の範囲】

【請求項1】 駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路およびVCC電源を昇圧して出力する下アーム駆動用昇圧電源回路を有するVCC昇圧電源回路とを備えたことを特徴とする駆動回路。

【請求項2】 前記上アーム駆動用昇圧電源回路は前記VCC電源と前記駆動用回路電源を加算した電圧を出力することを特徴とする請求項1に記載の駆動回路。

【請求項3】 前記上アーム駆動回路は、VCC電源と接地間の振幅を持つ信号を出力する上アーム制御入力信号処理回路と、その信号を前記上アーム駆動用昇圧電源回路の出力と前記駆動用回路電源の出力間の振幅を持つ信号にレベルシフトするレベルシフト回路と、そのレベルシフトされた信号を前記上アームの駆動信号に変換する上アーム出力駆動回路と、その上アーム出力駆動回路の出力を受けて前記上アームを駆動する出力前段回路とを備えたことを特徴とする請求項2に記載の駆動回路。

【請求項4】 前記VCC昇圧電源回路は、チャージポンプ回路を備えたことを特徴とする請求項1に記載の駆動回路。

【請求項5】 前記VCC昇圧電源回路は、チャージポンプ回路およびデカップリングコンデンサを備えたことを特徴とする請求項1に記載の駆動回路。

【請求項6】 駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および前記駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路を有するブリッドドライブ用電源回路とを備えたことを特徴とする駆動回路。

【請求項7】 前記VB昇圧電源回路は、チャージポンプ回路を備えたことを特徴とする請求項6に記載の駆動回路。

【請求項8】 前記VB昇圧電源回路は、前記上アームおよび下アームおよび整流ダイオードおよび昇圧用容量およびデカップリング容量を備えたことを特徴とする請求項6に記載の駆動回路。

【請求項9】 前記VB昇圧電源回路は、昇圧用コイルを備えたステップアップコンバータにより構成されたことを特徴とする請求項6に記載の駆動回路。

【請求項10】 前記昇圧用コイルは、PWM駆動する負荷であるコイルを備えたことを特徴とする請求項9に記載の駆動回路。

【請求項11】 前記下アーム駆動用定電圧回路は、ツェナーダイオードおよびNPNトランジスタを備えたこ

とを特徴とする請求項6に記載の駆動回路。

【請求項12】 前記下アーム駆動用定電圧回路は、ツェナーダイオードおよびNMOSTランジスタを備えたことを特徴とする請求項6に記載の駆動回路。

【請求項13】 前記下アーム駆動用定電圧回路は、ツェナーダイオードおよびダイオードおよびNPNトランジスタを備えたことを特徴とする請求項6に記載の駆動回路。

【請求項14】 前記下アーム駆動用定電圧回路は、アンプによる帰還回路およびPNPトランジスタを備えたことを特徴とする請求項6に記載の駆動回路。

【請求項15】 前記下アーム駆動用定電圧回路は、オペアンプによる反転増幅器を備えたことを特徴とする請求項6に記載の駆動回路。

【請求項16】 前記上アーム駆動用昇圧電源回路は、チャージポンプ回路を備えたことを特徴とする請求項6に記載の駆動回路。

【請求項17】 前記上アーム駆動用昇圧電源回路は、前記上アームおよび下アームおよび整流ダイオードおよび昇圧用容量およびデカップリング容量を備えたことを特徴とする請求項6に記載の駆動回路。

【請求項18】 駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および前記駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路および前記VB昇圧電源回路の出力の電圧上昇を防止する昇圧電源電圧クランプ回路を有するブリッドドライブ用電源回路とを備えたことを特徴とする駆動回路。

【請求項19】 前記昇圧電源電圧クランプ回路は、ツェナーダイオードおよび抵抗素子を備えたことを特徴とする請求項18に記載の駆動回路。

【請求項20】 駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および前記駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路および前記VB昇圧電源回路の出力の電圧上昇を監視する昇圧電源電圧監視回路および前記昇圧電源電圧監視回路の出力信号により前記VB昇圧電源回路へのクロック信号を制御するCLK制御回路を有するブリッドドライブ用電源回路とを備えたことを特徴とする駆動回路。

【請求項21】 駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッド

10

20

30

40

50

イブ回路と、上アーム駆動用昇圧電源回路および前記駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路および前記VB昇圧電源回路の出力の電圧上昇を監視する昇圧電源電圧監視回路および前記昇圧電源電圧監視回路の出力信号により前記上アーム駆動用昇圧電源回路へのクロック信号を制御するCLK制御回路を有するブリッドドライブ用電源回路とを備えたことを特徴とする駆動回路。

【請求項22】 前記昇圧電源電圧監視回路は、昇圧電源電圧値を圧縮したVCP電圧モニタ値と基準電圧値とを比較するコンパレータを備えたことを特徴とする請求項20または請求項21のいずれかに記載の駆動回路。

【請求項23】 前記コンパレータは、出力信号にヒステリシス特性を持つことを特徴とする請求項22に記載の駆動回路。

【請求項24】 駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および前記駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路および前記VB昇圧電源回路の出力の電圧上昇を監視する昇圧電源電圧監視回路およびフィルタ回路および前記フィルタ回路の出力信号により前記VB昇圧電源回路へのクロック信号を制御するCLK制御回路を有するブリッドドライブ用電源回路とを備えたことを特徴とする駆動回路。

【請求項25】 前記フィルタ回路は、ローパスフィルタであることを特徴とする請求項24に記載の駆動回路。

【請求項26】 前記フィルタ回路は、前記VB昇圧電源回路の昇圧動作停止時に遅延させて信号を出力することを特徴とする請求項24に記載の駆動回路。

【請求項27】 前記フィルタ回路は、デジタルフィルタであることを特徴とする請求項24に記載の駆動回路。

【請求項28】 前記コンパレータは一定周波数以上の信号をフィルタリングすることができることを特徴とする請求項22に記載の駆動回路。

【請求項29】 駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および前記駆動用回路電源を昇圧して出力しかつ切替端子を有する可変昇圧電源回路および下アーム駆動用定電圧回路および前記下アーム駆動用定電圧回路の出力により前記切替端子に前記可変昇圧電源回路の出力能力を変化させるための信号を出力する下アーム駆動電源電圧監視回路および前記可変昇圧電源回路の出力の電圧上昇を監視する昇圧

電源電圧監視回路およびフィルタ回路および前記フィルタ回路の出力信号により前記可変昇圧電源回路へのクロック信号を制御するCLK制御回路を有するブリッドドライブ用電源回路とを備えた駆動回路。

【請求項30】 前記可変昇圧電源回路は、前記下アーム駆動電源電圧監視回路の信号を受けて、昇圧用インバータ回路のオン抵抗を変化させることにより出力能力を変化させるチャージポンプ回路を備えたことを特徴とする請求項29に記載の駆動回路。

10 【請求項31】 前記可変昇圧電源回路は、前記下アーム駆動電源電圧監視回路の信号を受けて、整流用ダイオードの順方向電圧を変化させることにより出力能力を変化させるチャージポンプ回路を備えたことを特徴とする請求項29に記載の駆動回路。

【請求項32】 前記可変昇圧電源回路は、前記下アーム駆動電源電圧監視回路の信号を受けて、コイルのインダクタンス値を変化させることにより出力能力を変化させるステップアップコンバータを備えたことを特徴とする請求項29に記載の駆動回路。

20 【請求項33】 前記可変昇圧電源回路は、前記下アーム駆動電源電圧監視回路の信号を受けて、NMOSトランジスタのオン抵抗値を変化させることにより出力能力を変化させるステップアップコンバータを備えたことを特徴とする請求項29に記載の駆動回路。

【請求項34】 前記可変昇圧電源回路は、前記下アーム駆動電源電圧監視回路の信号を受けて、整流用ダイオードの順方向電圧を変化させることにより出力能力を変化させるステップアップコンバータを備えたことを特徴とする請求項29に記載の駆動回路。

30 【請求項35】 駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および前記駆動用回路電源を昇圧して出力しかつ切替端子を有する可変昇圧電源回路および下アーム駆動用定電圧回路および前記可変昇圧電源回路の出力の電圧上昇を監視しかつ前記切替端子に前記可変昇圧電源回路の出力能力を変化させるための信号を出力する昇圧電源電圧監視回路およびフィルタ回路および前記フィルタ回路の出力信号により前記可変昇圧電源回路へのクロック信号を制御するCLK制御回路を有するブリッドドライブ用電源回路とを備えたことを特徴とする駆動回路。

40 【請求項36】 駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および前記駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路および前記VB昇圧電源回

路の出力の電圧上昇を監視する昇圧電源電圧監視回路およびフィルタ回路および前記フィルタ回路の出力信号により前記VB昇圧電源回路へのクロック信号を制御するCLK制御回路および前記上アーム駆動用昇圧電源回路の出力を受け前記上アーム駆動用昇圧電源回路の出力能力を変化させる上アーム駆動電源電圧監視回路を有するブリッドドライブ用電源回路とを備えたことを特徴とする駆動回路。

【請求項37】 駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および前記駆動用回路電源を昇圧して出力しかつ切替端子を有する可変昇圧電源回路および下アーム駆動用定電圧回路および前記可変昇圧電源回路の出力の電圧上昇を監視しかつ前記切替端子に前記可変昇圧電源回路の出力能力を変化させるための信号を出力する昇圧電源電圧監視回路およびフィルタ回路および前記フィルタ回路の出力信号により前記可変昇圧電源回路へのクロック信号を制御するCLK制御回路および前記上アーム駆動用昇圧電源回路の出力を受け前記上アーム駆動用昇圧電源回路の出力能力を変化させる上アーム駆動電源電圧監視回路を有するブリッドドライブ用電源回路とを備えたことを特徴とする駆動回路。

【請求項38】 前記上アーム駆動用昇圧電源回路は、昇圧用インバータ回路のオン抵抗を変化させることにより出力能力を変化させるチャージポンプ回路を備えたことを特徴とする請求項37に記載の駆動回路。

【請求項39】 前記上アーム駆動用昇圧電源回路は、整流用ダイオードの順方向電圧を変化させることにより出力能力を変化させるチャージポンプ回路を備えたことを特徴とする請求項37に記載の駆動回路。

【請求項40】 駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および前記駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路および前記VB昇圧電源回路の出力の電圧上昇を監視する昇圧電源電圧監視回路およびフィルタ回路および前記フィルタ回路の出力信号により前記VB昇圧電源回路へのクロック信号を制御するCLK制御回路および前記上アーム駆動用昇圧電源回路の出力を受け前記上アーム駆動回路の出力能力を変化させる上アーム駆動電源電圧監視回路を有するブリッドドライブ用電源回路とを備えたことを特徴とする駆動回路。

【請求項41】 第一の駆動用回路電源と、第二の駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、前記上アームを駆動するための上

アーム駆動回路および前記下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および前記第一の駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路とを有するブリッドドライブ用電源回路とを備え、前記ブリッドドライブ回路には前記第二の駆動用回路電源が接続されたことを特徴とする駆動回路。

【請求項42】 駆動用回路電源と、昇圧電源回路と、前記駆動用回路電源と前記昇圧電源回路との間に設けられた突入電流制御スイッチと、前記昇圧電源回路の出力を監視し一定電圧値以下の場合に前記突入電流制御スイッチに信号を出力する昇圧出力電圧監視回路とを備えたことを特徴とする駆動回路。

【請求項43】 駆動用回路電源と、昇圧電源回路と、前記駆動用回路電源と前記昇圧電源回路との間に設けられた突入電流制御スイッチと、前記昇圧電源回路の出力電流を監視し一定電流値以上の場合に前記突入電流制御スイッチに信号を出力する昇圧出力電流監視回路とを備えたことを特徴とする駆動回路。

【請求項44】 駆動用回路電源と、昇圧電源回路と、前記駆動用回路電源と前記昇圧電源回路との間に設けられた突入電流制御スイッチと、電源起動時に前記突入電流制御スイッチに信号を出力する電源起動時遅延回路とを備えたことを特徴とする駆動回路。

【請求項45】 駆動用回路電源と、昇圧電源回路と、前記駆動用回路電源と前記昇圧電源回路との間に設けられた突入電流制御スイッチとを備え、電源起動時に駆動回路外部に設けたパワーオンリセット回路の出力信号により前記突入電流制御スイッチを制御することを特徴とする駆動回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、駆動回路に関し、さらに詳しくは、バッテリー等の電源電圧変動が大きい電源にて、負荷を駆動するための駆動回路に関する。

【0002】

【従来の技術】図67に従来の駆動回路を示す。図67において、1はバッテリー等の駆動用回路電源、2はバッテリー電圧端子VB、3はクロック入力端子CLK、4は接地端子GND、5は上アーム制御信号入力端子IT、6は下アーム制御入力端子IB、7は昇圧電源回路、8は次段のトータムボール型出力段を駆動するためのブリッドドライブ回路、9はブリッドドライブ回路8中においてトータムボール型出力段を構成するNMOSTランジスタ11（以下、上アームトランジスタまたは単に上アームと称する）を駆動する上アーム駆動回路、10は同じくブリッドドライブ回路8中においてトータムボール型出力段を構成するNMOSTランジスタ12（以下、下アームトランジスタまたは単に下アームと称する）を駆動する下アーム駆動回路、13は負荷に接続される出力端

子、をそれぞれ示す。

【0003】ここで、VB端子2およびGND端子4間に接続される駆動用回路電源1が、端子13に接続される負荷をPWM(Pulse Width Modulation)動作により駆動するバッテリー電源である場合を以下に説明する。この時、出力段の動作については、上アーム11がオン、下アーム12がオフの時に出力に電流を吐き出し(ソースする、又はプッシュするとも表現する)、上アーム11がオフ、下アーム12がオンの時に電流を吸い込む(シンクする、又はプルするとも表現する)ことにより、出力端子13に接続される負荷に流れる電流方向を制御することができる。

【0004】すなわち、上アーム11がオン、下アーム12がオフの電流ソースの場合、出力端子13の電圧は電源電圧(バッテリー電圧)VBまで上昇する。よって、この時の上アーム11のゲートHIGH電圧としては、NMOSTランジスタ11を駆動するのに必要なゲートソース間電圧を $V_{gs}$ とすると、 $VB+V_{gs}$ が必要となる。すなわち、バッテリー電圧VBよりも高い電源電圧が必要となり、このため昇圧電源回路7が設けられている。

【0005】昇圧電源回路7には、通常クロック入力信号を必要とするチャージポンプ回路、又はステップアップコンバータ等が使用され、ここで昇圧された電圧はブリッドドライブ回路8中の上アーム駆動回路9の電源として使用され、下アーム駆動用回路10の電源としては通常には駆動用回路電源1の出力電圧がVB端子2より供給される。

【0006】図67をさらに具体的な回路例としたものを図68に示す。昇圧電源回路7としては、電源電圧VBを基準電圧として二倍昇圧するチャージポンプ回路を例として示している。ここで、40、41は整流ダイオード、43は昇圧用の積み上げ容量、45は昇圧出力電圧用のデカップリング容量、46はPMOSTランジスタ、47はNMOSTランジスタでこれらにより容量43のチャージ用インバータを構成している。

【0007】ブリッドドライブ回路8としては、IT入力端子5からの上アーム制御信号を受けて、PMOSTランジスタ57とNMOSTランジスタ58で構成される上アーム駆動用インバータを動作させる上アーム制御回路51と、IB入力端子6からの下アーム制御信号を受けて、PMOSTランジスタ59とNMOSTランジスタ60で構成される下アーム駆動用インバータを動作させる下アーム制御回路52とで構成される。ここで、抵抗61、62は上アーム11、下アーム12のスイッチング速度を調整する為のゲート抵抗である。

【0008】ここで、仮に電源電圧VBを20Vとすると、出力段トランジスタ11、12のドレイン〜ソース間耐圧としては、20V以上が必要となる。また、下アーム駆動回路の電源はVBとなる為、トランジスタ5

9、60や下アーム制御回路52の耐圧としても20V以上が必要となる。さらに、上アーム駆動回路については2倍昇圧のチャージポンプ回路出力の昇圧電源回路7を電源として用いているため、回路素子での電圧損失分を無視すると、チャージポンプ出力電圧は40Vとなる。よって、上アーム制御回路51、トランジスタ57、58の耐圧としては、40V以上の耐圧が必要となる。

【0009】通常、高耐圧のMOSTランジスタにおいては、ドレイン〜ソース間耐圧と比較して、ゲート〜ソース間耐圧は小さく、上記の20Vあるいは40V耐圧のトランジスタのゲート〜ソース間の過電圧破壊を防止する為に、ツェナーダイオード53〜56、63、64が必要となる。また、同様の理由で昇圧電源回路7中のインバータを構成するトランジスタ46、47についても、ゲート〜ソース間保護用ツェナーダイオード505、506が必要となる。

【0010】

【発明が解決しようとする課題】図67および図68に示す従来の駆動回路の問題点としては、以下の点が挙げられる。まず第一に、電源電圧変動が大きいバッテリー等の電源を使用する場合に、電源電圧値が低下した際に、下アームの出力電流駆動能力が十分に出せないことがある。これは例えば電源として12Vバッテリーを使用した場合、通常電圧値はフル充電時に16V、バッテリー電圧低下時に6V程度の電圧のバラツキが生じ、このような動作電源電圧のバラツキを考慮しなければならない。例えば、バッテリー電圧低下時の場合、下アームのゲート入力HIGH電圧は6Vとなる。出力電流やNMOSTランジスタ12の特性にもよるが、通常ゲート・ソース間電圧として約8〜10Vが必要とされる為、6Vの場合、下アームトランジスタのオン抵抗が低下し、必要な出力シンク電流が得られないことになる。

【0011】第二の問題点としては、バッテリー電源の様に電源電圧変動が大きい電源を使用する場合、電源電圧最大値を想定した回路を使用する必要が生じ、出力ゲートに対し、必要以上の大きな電圧がかかってしまう場合があることである。例えば、出力段トランジスタ駆動に必要なゲート〜ソース間電圧は、出力電流やNMOS素子特性にもよるが、8〜10V程度とされる。それに対し、例えば、 $VB=24V$ の電源を使用した場合、図68の回路であると、チャージポンプ回路内部での電圧損失を無視すると、上アーム駆動用回路9の電源電圧は48V、下アーム駆動用回路10の電源電圧は24Vとなり、必要な出力段トランジスタの駆動電圧8〜10Vに対して、非常に大きい値となってしまう。特に上アーム駆動用電源電圧は、上記の数値で考えると、 $24V+10V=34V$ あれば十分であるが、実際には48Vと不必要に過大な電圧となってしまう。

【0012】上記のように電源電圧が過剰に大きくなっ



た場合、回路動作時に生じるノイズも増加する為、必要以上に電源電圧を高くすると電源ノイズやGNDノイズの回路動作への影響、又は輻射ノイズによる外部電気回路への影響を引き起こし易くなり、望ましくない。また、昇圧電源回路7、ブリドライブ回路8の耐圧は電源電圧VBに依存する為、回路を構成する素子のほとんどについて、VBの最大電圧に応じた耐圧の素子を使用する必要がある。それに加えて、上記した様なゲート保護回路等の保護回路を追加する必要も生じる。これらは、集積回路の場合においては個々の素子のレイアウトパターン面積拡大、ディスクリート部品により構成された電気回路の場合は素子部品の単価増加となる為、製造コストの増加につながり好ましくない。

【0013】第三に、電源電圧変動の大きい電源を適用した場合、電源電圧変動による回路特性の変動の影響が出力段動作に表れることも問題となる。具体的には、電源電圧変動により、上アーム駆動回路9又は下アーム駆動回路10の動作遅延が変動したり、出力トランジスタである上アーム11や下アーム12を駆動するトランジスタ57~60のオン抵抗が変化することで、出力トランジスタのスイッチング速度が変動する等の現象となって表れる。この特性変動を防止する為には更に回路追加が必要となり、回路規模の増加と共に製造コストの増加につながる。

#### 【0014】

【課題を解決するための手段】本発明に係る駆動回路は、駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリドライブ回路と、上アーム駆動用昇圧電源回路およびVCC電源を昇圧して出力する下アーム駆動用昇圧電源回路を有するVCC昇圧電源回路とを備えたものである。

【0015】また、本発明に係る駆動回路において、上アーム駆動用昇圧電源回路はVCC電源と駆動用回路電源を加算した電圧を出力するものである。

【0016】また、本発明に係る駆動回路において、上アーム駆動回路は、VCC電源と接地間の振幅を持つ信号を出力する上アーム制御入力信号処理回路と、その信号を上アーム駆動用昇圧電源回路の出力と駆動用回路電源の出力間の振幅を持つ信号にレベルシフトするレベルシフト回路と、そのレベルシフトされた信号を上アームの駆動信号に変換する上アーム出力駆動回路と、その上アーム出力駆動回路の出力を受けて上アームを駆動する出力前段回路とを備えたものである。

【0017】また、本発明に係る駆動回路において、VCC昇圧電源回路は、チャージポンプ回路を備えたものである。

【0018】また、本発明に係る駆動回路において、VCC昇圧電源回路は、チャージポンプ回路およびデカッ

プリングコンデンサを備えたものである。

【0019】また、本発明に係る駆動回路は、駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリドライブ回路と、上アーム駆動用昇圧電源回路および駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路を有するブリドライブ用電源回路とを備えたものである。

10 【0020】また、本発明に係る駆動回路において、VB昇圧電源回路は、チャージポンプ回路を備えたものである。

【0021】また、本発明に係る駆動回路において、昇圧電源回路は、上アームおよび下アームおよび整流ダイオードおよび昇圧容量およびデカップリング容量を備えたものである。

【0022】また、本発明に係る駆動回路において、VB昇圧電源回路は、昇圧用コイルを備えたステップアップコンバータにより構成されたものである。

20 【0023】また、本発明に係る駆動回路において、昇圧用コイルは、PWM駆動する負荷であるコイルを備えたものである。

【0024】また、本発明に係る駆動回路において、下アーム駆動用定電圧回路は、ツェナーダイオードおよびNPNTランジスタを備えたものである。

【0025】また、本発明に係る駆動回路において、下アーム駆動用定電圧回路は、ツェナーダイオードおよびNMOSTランジスタを備えたものである。

30 【0026】また、本発明に係る駆動回路において、下アーム駆動用定電圧回路は、ツェナーダイオードおよびダイオードおよびNPNTランジスタを備えたものである。

【0027】また、本発明に係る駆動回路において、下アーム駆動用定電圧回路は、アンプによる帰還回路およびPNPTランジスタを備えたものである。

【0028】また、本発明に係る駆動回路において、下アーム駆動用定電圧回路は、オペアンプによる反転増幅器を備えたものである。

40 【0029】また、本発明に係る駆動回路において、上アーム駆動用昇圧電源回路は、チャージポンプ回路を備えたものである。

【0030】また、本発明に係る駆動回路において、上アーム駆動用昇圧電源回路は、上アームおよび下アームおよび整流ダイオードおよび昇圧容量およびデカップリング容量を備えたものである。

50 【0031】また、本発明に係る駆動回路は、駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリドライブ回路と、上アーム駆動用昇圧電



源回路および駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路およびVB昇圧電源回路の出力の電圧上昇を防止する昇圧電源電圧クランプ回路を有するブリッドドライブ用電源回路とを備えたものである。

【0032】また、本発明に係る駆動回路において、昇圧電源電圧クランプ回路は、ツェナーダイオードおよび抵抗素子を備えたものである。

【0033】また、本発明に係る駆動回路は、駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路およびVB昇圧電源回路の出力の電圧上昇を監視する昇圧電源電圧監視回路および昇圧電源電圧監視回路の出力信号によりVB昇圧電源回路へのクロック信号を制御するCLK制御回路を有するブリッドドライブ用電源回路とを備えたものである。

【0034】また、本発明に係る駆動回路は、駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路およびVB昇圧電源回路の出力の電圧上昇を監視する昇圧電源電圧監視回路および昇圧電源電圧監視回路の出力信号により上アーム駆動用昇圧電源回路へのクロック信号を制御するCLK制御回路を有するブリッドドライブ用電源回路とを備えたものである。

【0035】また、本発明に係る駆動回路において、昇圧電源電圧監視回路は、昇圧電源電圧値を圧縮したVCP電圧モニタ値と基準電圧値とを比較するコンパレータを備えたものである。

【0036】また、本発明に係る駆動回路において、コンパレータは、出力信号にヒステリシス特性を持つものである。

【0037】また、本発明に係る駆動回路は、駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路およびVB昇圧電源回路の出力の電圧上昇を監視する昇圧電源電圧監視回路およびフィルタ回路およびフィルタ回路の出力信号によりVB昇圧電源回路へのクロック信号を制御するCLK制御回路を有するブリッドドライブ用電源回路とを

備えたものである。

【0038】また、本発明に係る駆動回路において、フィルタ回路は、ローパスフィルタである。

【0039】また、本発明に係る駆動回路において、フィルタ回路は、VB昇圧電源回路の昇圧動作停止時に遅延させて信号を出力するものである。

【0040】また、本発明に係る駆動回路において、フィルタ回路は、デジタルフィルタである。

【0041】また、本発明に係る駆動回路において、コンパレータは一定周波数以上の信号をフィルタリングすることができるものである。

【0042】また、本発明に係る駆動回路は、駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および駆動用回路電源を昇圧して出力しかつ切替端子を有する可変昇圧電源回路および下アーム駆動用定電圧回路および下アーム駆動用定電圧回路の出力により切替端子に可変昇圧電源回路の出力能力を変化させるための信号を出力する下アーム駆動電源電圧監視回路および可変昇圧電源回路の出力の電圧上昇を監視する昇圧電源電圧監視回路およびフィルタ回路およびフィルタ回路の出力信号により可変昇圧電源回路へのクロック信号を制御するCLK制御回路を有するブリッドドライブ用電源回路とを備えたものである。

【0043】また、本発明に係る駆動回路において、可変昇圧電源回路は、下アーム駆動電源電圧監視回路の信号を受けて、昇圧用インバータ回路のオン抵抗を変化させることにより出力能力を変化させるチャージポンプ回路を備えたものである。

【0044】また、本発明に係る駆動回路において、可変昇圧電源回路は、下アーム駆動電源電圧監視回路の信号を受けて、整流用ダイオードの順方向電圧を変化させることにより出力能力を変化させるチャージポンプ回路を備えたものである。

【0045】また、本発明に係る駆動回路において、可変昇圧電源回路は、下アーム駆動電源電圧監視回路の信号を受けて、コイルのインダクタンス値を変化させることにより出力能力を変化させるステップアップコンバータを備えたものである。

【0046】また、本発明に係る駆動回路において、可変昇圧電源回路は、下アーム駆動電源電圧監視回路の信号を受けて、NMOSトランジスタのオン抵抗値を変化させることにより出力能力を変化させるステップアップコンバータを備えたものである。

【0047】また、本発明に係る駆動回路において、可変昇圧電源回路は、下アーム駆動電源電圧監視回路の信号を受けて、整流用ダイオードの順方向電圧を変化させることにより出力能力を変化させるステップアップコン

パーツを備えたものである。

【0048】また、本発明に係る駆動回路は、駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および駆動用回路電源を昇圧して出力しかつ切替端子を有する可変昇圧電源回路および下アーム駆動用定電圧回路および可変昇圧電源回路の出力の電圧上昇を監視しかつ切替端子に可変昇圧電源回路の出力能力を変化させるための信号を出力する昇圧電源電圧監視回路およびフィルタ回路およびフィルタ回路の出力信号により可変昇圧電源回路へのクロック信号を制御するCLK制御回路を有するブリッドドライブ用電源回路とを備えたものである。

【0049】また、本発明に係る駆動回路は、駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路およびVB昇圧電源回路の出力の電圧上昇を監視する昇圧電源電圧監視回路およびフィルタ回路およびフィルタ回路の出力信号によりVB昇圧電源回路へのクロック信号を制御するCLK制御回路および上アーム駆動用昇圧電源回路の出力を受け上アーム駆動用昇圧電源回路の出力能力を変化させる上アーム駆動電源電圧監視回路を有するブリッドドライブ用電源回路とを備えたものである。

【0050】また、本発明に係る駆動回路は、駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および駆動用回路電源を昇圧して出力しかつ切替端子を有する可変昇圧電源回路および下アーム駆動用定電圧回路および可変昇圧電源回路の出力の電圧上昇を監視しかつ切替端子に可変昇圧電源回路の出力能力を変化させるための信号を出力する昇圧電源電圧監視回路およびフィルタ回路およびフィルタ回路の出力信号により可変昇圧電源回路へのクロック信号を制御するCLK制御回路および上アーム駆動用昇圧電源回路の出力を受け上アーム駆動用昇圧電源回路の出力能力を変化させる上アーム駆動電源電圧監視回路を有するブリッドドライブ用電源回路とを備えたものである。

【0051】また、本発明に係る駆動回路において、上アーム駆動用昇圧電源回路は、昇圧用インバータ回路のオン抵抗を変化させることにより出力能力を変化させるチャージポンプ回路を備えたものである。

【0052】また、本発明に係る駆動回路において、上

アーム駆動用昇圧電源回路は、整流用ダイオードの順方向電圧を変化させることにより出力能力を変化させるチャージポンプ回路を備えたものである。

【0053】また、本発明に係る駆動回路は、駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路およびVB昇圧電源回路の出力の電圧上昇を監視する昇圧電源電圧監視回路およびフィルタ回路およびフィルタ回路の出力信号によりVB昇圧電源回路へのクロック信号を制御するCLK制御回路および上アーム駆動用昇圧電源回路の出力を受け上アーム駆動回路の出力能力を変化させる上アーム駆動電源電圧監視回路を有するブリッドドライブ用電源回路とを備えたものである。

【0054】また、本発明に係る駆動回路は、第一の駆動用回路電源と、第二の駆動用回路電源と、上アームおよび下アームを有するトータムボール型出力段と、上アームを駆動するための上アーム駆動回路および下アームを駆動するための下アーム駆動回路を有するブリッドドライブ回路と、上アーム駆動用昇圧電源回路および第一の駆動用回路電源を昇圧して出力するVB昇圧電源回路および下アーム駆動用定電圧回路とを有するブリッドドライブ用電源回路とを備え、ブリッドドライブ回路には第二の駆動用回路電源が接続されたものである。

【0055】また、本発明に係る駆動回路は、駆動用回路電源と、昇圧電源回路と、駆動用回路電源と昇圧電源回路との間に設けられた突入電流制御スイッチと、昇圧電源回路の出力を監視し一定電圧値以下の場合に突入電流制御スイッチに信号を出力する昇圧出力電圧監視回路とを備えたものである。

【0056】また、本発明に係る駆動回路は、駆動用回路電源と、昇圧電源回路と、駆動用回路電源と昇圧電源回路との間に設けられた突入電流制御スイッチと、昇圧電源回路の出力電流を監視し一定電流値以上の場合に突入電流制御スイッチに信号を出力する昇圧出力電流監視回路とを備えたものである。

【0057】また、本発明に係る駆動回路は、駆動用回路電源と、昇圧電源回路と、駆動用回路電源と昇圧電源回路との間に設けられた突入電流制御スイッチと、電源起動時に突入電流制御スイッチに信号を出力する電源起動時遅延回路とを備えたものである。

【0058】また、本発明に係る駆動回路は、駆動用回路電源と、昇圧電源回路と、駆動用回路電源と昇圧電源回路との間に設けられた突入電流制御スイッチとを備え、電源起動時に外部に設けたパワーオンリセット回路の出力信号により突入電流制御スイッチを制御するものである。

【0059】

【発明の実施の形態】実施の形態1. 図1は本発明の実施の形態1の駆動回路を示したもので、図67の昇圧電源回路7をVCC昇圧電源回路69に、また、ブリッドドライブ回路8はブリッドドライブ回路74に置き換えた他は、図67と同じ符号のものは同じものを表わしている。ここで、VCC昇圧電源回路69は上アーム駆動用昇圧電源回路67と下アーム駆動用昇圧電源回路68により構成され、また、ブリッドドライブ回路74は上アーム駆動回路72と下アーム駆動回路73とにより構成されている。さらにVCC電源65がVCC端子66を介して下アーム駆動用昇圧電源回路68の昇圧用電源として接続されている。

【0060】ここで、出力端子13に接続される負荷について以下に少し説明する。本願の駆動回路は、モータや電動アクチュエータ等のコイル負荷を駆動するのに好適に用いることができる。例えば、モータや電動アクチュエータを使用する車載用のシステム、電動パワーステアリング(EPS)、電動バルブ、電動パワーウィンドウ、エアコン用オートブロワー等が挙げられる。図2、図3に具体例な負荷の例を示す。図2は3相ブラシレスモータ26の一例を示している。スター結線された3つのコイル27、28、29から成る3相ブラシレスモータ26が実際の負荷を示し、トータムボール接続されたNMOSTランジスタ17~22が出力段トランジスタを示す。すなわち、上アームトランジスタ17~19が、それぞれ図1の上アームトランジスタ11に該当し、下アームトランジスタ20~22が、それぞれ図1の下アームトランジスタ12に該当し、出力端子23~25が、それぞれ図1の出力端子13(OUT)に該当する。従ってこの場合には、図1に示すブリッドドライブ回路74は図2においては計3個必要になる。

【0061】図3はDCモータやVCMコイルモータ、ソレノイドを使用した電動アクチュエータ等を示している。コイル39が前記の負荷を示し、トータムボール接続された出力段トランジスタ33~36が実際にコイル39を駆動する出力段トランジスタを示している。すなわち、上アームトランジスタ33、34が、それぞれ図1の上アーム11に対応し、下アームトランジスタ35、36が、それぞれ図1の下アーム12に対応し、37、38の出力端子が、それぞれ図1の出力端子13に対応する。よって、この場合、図1のブリッドドライブ回路74は計2個必要になる。図2、図3のどちらの場合でも、1個のトータムボール接続出力段が出力電流をソース、別の1個のトータムボール接続出力段が出力電流をシンクすることにより、コイル負荷に流れる出力電流方向を制御し、モータ又は電動アクチュエータを駆動する。

【0062】図1に戻って、以下に動作の説明をする。VCC昇圧電源回路69中の下アーム駆動用昇圧電源回

路68はその電源をVCC端子66を介してVCC電源65から得ている。このVCC電源65は、システム中に含まれる信号制御や演算用のMCUやDSP等用に、駆動用回路電源電圧VBから生成される定電圧源である。よって、MCUやDSPを使用している電気回路システムにおいては、3.3V~5V程度のVCC電源65が存在する。また、この電源は上記の用途に用いられる為、電圧変動は非常に小さく、通常±3~10%程度の変動である。

10 【0063】図1においては、例えば3.3V~5VのVCC電圧(以下単にVCCと表わす)VCCを10~15Vに昇圧した電圧を、下アーム駆動用昇圧電源回路68の出力端子VGBに出力し、これをブリッドドライブ回路74の下アーム駆動回路73の電源として使用する。かつ、そのVGB端子の電圧(以下単にVGBと表わす)を上アーム駆動用昇圧電源回路67により、VB端子の電圧(以下単にVBと表わす)に積み上げ、VB+VGBの電圧すなわちVGT端子の電圧(以下単にVGTと表わす)を生成し、上アーム駆動回路72の電源として使用する。

20 【0064】ここで、上アーム駆動回路72および下アーム駆動回路73の電源として、VCC電源66が接続されているが、これは上アーム制御入力信号端子IT5や下アーム制御入力信号端子IB6から入力される信号は、MCUやDSPからの信号が入力される、すなわち入力信号振幅は0~5V以下であり、よって、上アーム駆動回路72と下アーム駆動回路73中では、実際には例えば0~5V信号を出力トランジスタ11、12を駆動する信号にレベルシフトする回路が含まれていることによる。このことは、従来の図67や図68においても同様であるが、説明を簡単にする為に図67および図68においては表示を省略してある。

30 【0065】次に、上アーム駆動回路72では接地をGND及びVBの両方に接続しているが、これは上アーム駆動回路72の一部の回路においてVGT~VBの電圧範囲で駆動させることにより、必要な素子耐圧を低くしていることによる。具体的に一例をあげれば、上アーム駆動回路72の内部回路図は図4の様に示される。

40 【0066】図4の回路構成は、VCC~GNDの入力振幅をもつ上アーム制御信号(IT)を信号処理する上アーム制御入力信号処理回路75、その出力信号をVGT~VBの振幅にレベルシフトするレベルシフト回路76、レベルシフトされた信号を上アーム11の駆動信号に変換する上アーム出力駆動回路77、上アーム出力駆動回路77の出力である振幅がVGT~VBの信号を受けて上アームトランジスタ11を駆動する、出力段前段回路507で構成される。

50 【0067】ここで、出力段前段回路507は、PMOSTランジスタ78、82、NMOSTランジスタ79、83、及びゲート抵抗84、NMOS素子のゲート

ーソース間保護クランプ用ツェナーダイオード80、81、85で構成される。よって、図1の上アーム駆動回路のVB接地は、図4中の上アーム出力駆動回路77の接地を示している。

【0068】次に図1において、従来の問題点がいかに改善されているかを以下に示す。まず第一の問題点である電源電圧低下時の下アーム駆動能力低下の問題点については、下アーム12駆動用に昇圧電源回路68を使用することで改善される。すなわち、VBが下限まで低下した場合（前述の12Vバッテリー電源の場合6V）でも、下アーム駆動回路73の電源を下アーム駆動用昇圧電源回路68によるVCCを基とした昇圧電源とすることで、下アームトランジスタのゲート駆動用電圧10Vが確保できる為である。

【0069】第二のゲート駆動に必要な電圧に対して、上アーム駆動回路72および下アーム駆動回路73の駆動電源電圧が大きくなり過ぎる問題点については、VCC電圧を使用した下アーム駆動用昇圧電源回路68を使用することにより、改善される。

【0070】例えば、VCC=5Vとし、下アーム駆動用昇圧電源回路68に3倍昇圧のチャージポンプ回路を使用した場合、回路での電圧損失を無視すると、VGB=15V、VGT=VB+VGB=VB+15Vとなる。この時、下アーム駆動回路73の必要耐圧は15V以上となる。上アーム駆動回路72の耐圧としては、図4の回路内部構成で、上アーム制御入力信号処理回路75で5V以上、レベルシフト回路76でVGT電圧(=VB+15V)以上、上アーム出力駆動回路77で15V以上、出力前段回路507でVGT電圧(=VB+15V)以上、出力段トランジスタ11、12でVB電圧以上となる。

【0071】よって、VB電圧値に対応して、素子耐圧を変更する必要がある回路ブロックについては、図4のレベルシフト回路76、出力前段回路507、出力段トランジスタ11、12、上アーム駆動用昇圧電源回路67のみとなる。それぞれのブロックは数素子で構成される為、VB電圧が大幅に変化する場合でも、素子サイズの増加は最小限に抑えられ、製造コストの上昇を防ぐことが可能となる。

【0072】また、第三の、電源電圧(VB)の変動による出力トランジスタである上アーム11、下アーム12のスイッチング特性変動の問題点についても、上記と同様の理由にて改善される。すなわち、電圧変動の小さいVCC電圧を基準とする下アーム駆動用昇圧電源回路68を使用することにより、VB電源電圧の変動による、出力トランジスタである上アーム11や下アーム12のゲート駆動用電源電圧への影響を最小限に押さえることが可能となる為である。

【0073】本実施の形態1の他の例としてさらに詳細\*

$$V_{cpout} = (VDD - VF) + VCC - VF = VCC + VDD - 2 \cdot VF \quad \dots (1)$$

\*な回路図を図5に示す。ここで、VCC昇圧電源回路69中の下アーム駆動用昇圧電源回路68は、VCC電圧を三倍昇圧するチャージポンプ回路が86~96の素子にて構成されており、さらに、上アーム駆動用昇圧電源回路67は、97~102の素子にて構成されており、VGB電圧をVB電圧に積み上げて上アーム駆動用の電源としている。また、ブリッド回路74は、上アーム制御回路103（図4の上アーム制御入力信号処理回路75とレベルシフト回路76と上アーム出力駆動回路77と素子78~81をまとめて称した回路）と素子82~85、さらに下アーム制御回路104と素子106~109から構成されている。

【0074】ここで、図5の駆動回路の動作を説明する上で必要となる為、いったん本論からはずれて、以下にチャージポンプ回路の詳細動作について説明する。

【0075】図6はチャージポンプ回路及びその負荷の簡単なモデル図である。例えば、図5の86、87の整流用ダイオード、89の昇圧用容量、PMOSTランジスタ92、NMOSTランジスタ93で構成されるインバータ、の素子で構成される回路群、又は87、88の整流用ダイオード、90の昇圧用容量、91のデカップリングコンデンサ、PMOSTランジスタ94、NMOSTランジスタ95で構成されるインバータ、の素子で構成される回路群、97、98の整流用ダイオード、99の昇圧用容量、100のデカップリングコンデンサ、PMOSTランジスタ101、NMOSTランジスタ102で構成されるインバータ、の回路群のそれぞれが、図6の120で示されるチャージポンプ昇圧電源回路に相当する。負荷のモデルである負荷回路124については、上アームトランジスタ11若しくは下アームトランジスタ12のゲート駆動をモデル化している。

【0076】まず、チャージポンプ120の回路動作について説明する。PMOSTランジスタ116及びNMOSTランジスタ117にて構成されるインバータは、クロック入力端子112(CLK)に印可されるクロック信号により、動作する。NMOSTランジスタがオンの時、昇圧用容量118に整流用ダイオード114を通じて、端子110に印可されるVDD電圧が充電される。よって、整流ダイオード114の順方向端子間電圧をVFとすると、容量118の端子間電圧はフル充電されれば、VDD-VFとなる。PMOSTランジスタがオンの時には、前記で充電された容量118の端子間電圧が、入力端子111に印可されるVCC電圧に積み上げられるので、整流ダイオード115を通して、チャージポンプ回路出力113(CPOUT)に出力される電圧値(Vcpout)は、整流ダイオード115の順方向端子間電圧をVFとすると、式(1)となる。

【0077】

【数1】

【0078】容量119はチャージポンプ出力(CPOUT)113の出力電圧リップル除去用のデカップリングコンデンサである。容量118の充電電圧 $V_{cb}$ は、クロック入力(CLK)112の周波数を $f_{clk}$ 、クロック周波数のデューティを50%、トランジスタ1\*

$$V_{cb} = (VDD - VF) \times \left\{ 1 - \exp\left(-\frac{1}{2 \cdot f_{clk} \cdot R_{on} \cdot C_b}\right) \right\} \quad \dots (2)$$

【0080】通常、NMOSTランジスタ117がオンしている時間内で、容量118( $C_b$ )に充電電圧( $VDD - VF$ )をフル充電するように回路設計する為、上式(2)で、式(3)とおくと、 $P \approx 1$ になる。

【0081】

【数3】

$$P = 1 - \exp\left(-\frac{1}{2 \cdot f_{clk} \cdot R_{on} \cdot C_b}\right) \quad \dots (3)$$

【0082】次に負荷によるチャージポンプ出力電圧の電圧降下について考える。チャージポンプ出力に負荷電流が印可された場合、上記のフル充電された昇圧用容量118の充電電荷が消費されることになる。よって、クロック1周期内に消費される電荷の収支は、チャージポンプ出力電圧(CPOUT)の負荷による電圧降下を $V_{drop}$ 、負荷電流を $I_{cpout}$ とすると、式(4)\*

$$V_{cpout} = VCC + VDD - 2 \cdot VF + 2 \cdot R_{on} \cdot \{n(1-P)\} \cdot I_{cpout} \quad \dots (6)$$

【0088】上記した様に $P \approx 1$ であるから、チャージポンプ出力電圧( $V_{cpout}$ )は負荷電流( $I_{cpout}$ )の一次関数となり、図7の実線532の様に示せる。図7における $V_{cpo}$ が、(6)式の $VCC + VDD - 2 \cdot VF$ に当たり、直線の傾きは $-2 \cdot R_{on} \cdot I_n(1-P)$ に該当することになる。

【0089】次に実際のチャージポンプ負荷について説明する。チャージポンプ負荷の大部分を占めるのが、図5出力段NMOSTランジスタ11、12のゲートチャージで消費される電荷分である。出力トランジスタ11、12が大電流を流す場合、トランジスタサイズも大きくなる為、入力容量も大きくなり、ゲート駆動用のチャージポンプに対する負荷電流も大きくなることになる。

【0090】図6の負荷モデル124は、この出力トランジスタ11若しくは12を想定したものである。通常、高電圧、大電流駆動をする場合、消費電力低減の為にPWM駆動が採用される場合が多い。この時、出力トランジスタはある一定周期内でオン/オフを繰り返すことになる。負荷モデル124で述べると、スイッチ121が一定周期で切り替わることで、上記動作を示している。抵抗122は図5での上アームターンオン用PMOSTランジスタ82のオン抵抗とゲート抵抗84の和や、下アームターンオン用PMOSTランジスタ106のオン抵抗とゲート抵抗108の和を示す。容量123は出力トランジスタ11若しくは12の入力容量を示す。

\*17のオン抵抗を $R_{on}$ 、容量118の容量値を $C_b$ とすると、式(2)と表わせる。

【0079】

【数2】

※となる。

【0083】

【数4】

$$C_b \cdot V_{drop} = I_{cpout} / f_{clk} \quad \dots (4)$$

【0084】(3)式、(4)式から、式(5)と求められる。

【0085】

【数5】

$$V_{drop} = -2 \cdot R_{on} \cdot \{n(1-P)\} \cdot I_{cpout} \quad (5)$$

【0086】従って、負荷有り時も含めた形でのチャージポンプ出力電圧は、(1)式及び(5)式から、式(6)と示せる。

【0087】

【数6】

★【0091】実際の出力NMOSTランジスタのゲートチャージ特性は図8の実線125で示される様な特性になる。ある出力電流に必要なゲートソース間電圧を $V_{g1}$ とすると、それに必要な電荷は $Q_{g1}$ となり、領域Iが必要なドレイン電流が得られるまでのゲートソース間容量充電領域を示す。次の領域IIがゲートドレイン間容量(ミラー容量)の充電領域を示し、領域IIIは必要電荷以上に出力トランジスタの入力容量が充電された状態を示す。通常の使用条件では出力電流に必要な電荷量 $Q_{g1}$ のばらつき等を考慮して、マージンをもたせた状態で使用する。この状態がゲートソース間電圧 $V_{g2}$ 、入力容量充電電荷 $Q_{g2}$ を示し、前記した出力NMOSTランジスタ駆動に必要な $V_{gs} = 8 \sim 10V$ という値は、図8の $V_{g2}$ に当たる。よって、領域IIIでのゲート駆動電圧( $V_{gs}$ )と必要電荷( $Q_g$ )との関係を $dQ/dV = C_g$ とすると、 $V_{gs}$ と $Q_g$ の関係は以下の近似式(7)で示される。

【0092】

【数7】

$$Q_g = C_g \cdot V_{gs} \quad \dots (7)$$

【0093】このゲート駆動に必要な電荷がPWM周波数の周期にて消費される為、単純化する為に、平均化したチャージポンプ負荷電流を考える。平均負荷電流を $I_{ave}$ とし、出力段トランジスタのPWM周波数を $f_{pwm}$ とすると、式(8)となる。

【0094】

★50 【数8】

21

$$I_{ave} = Q_g \cdot f_{pwm} \quad \dots (8)$$

【0095】実際には、図2や図3を用いて、実際の使用例を説明した様に、同時に駆動される出力トランジスタは1個とは限らない。ゲート駆動用電源が1個である場合は、図2の場合には最大同時に上アーム若しくは下アームの出力トランジスタが計3個、図3の場合には最大同時に上アーム若しくは下アームが計2個、同一PWM周期内でオンする場合もある。よって、PWM周期内でオンする、上下アーム個々のアーム個数をnとすると、(8)式は、式(9)で示される。よって、(7)式と(9)式から、平均負荷電流は、式(10)で示される。

【0096】

【数9】

$$I_{ave} = n \cdot Q_g \cdot f_{pwm} \quad \dots (9)$$

【数10】

$$I_{ave} = n \cdot C_g \cdot V_{gs} \cdot f_{pwm} \quad \dots (10)$$

【0097】ここでのゲート駆動電圧( $V_{gs}$ )は、すなわちチャージポンプの出力電圧( $V_{cpout}$ )であり、平均負荷電流( $I_{ave}$ )はチャージポンプ出力電流( $I_{cpout}$ )となる。よって、出力トランジスタ駆動に必要な平均電流についても、一次式にて示される為、図7の破線533の様な特性となる。

【0098】以上の考察より、チャージポンプ昇圧出力電圧値は、図7のチャージポンプ負荷特性532と出力トランジスタ駆動に必要な平均電流特性533との交点を実際のチャージポンプ出力電圧であることが分かる。数式では、(6)式と(8)式から、 $V_{cpout} = V_{gs}$ 、 $I_{cpout} = I_{ave}$ とにおいて、式(11)と表わされる。

$$V_{GB} = 3 \cdot V_{CC} - 3 \cdot V_F + 2 \cdot (2 \cdot R_{on}) \cdot \{n(1-P)\} \cdot (I_{gb} + I_{gt}) \quad \dots (14)$$

【数15】

$$V_{GT} - V_B - V_{GB} - 2 \cdot V_F + 2 \cdot R_{on} \cdot \{n(1-P)\} \cdot I_{gt} \quad \dots (15)$$

【0104】よって、(12)～(15)式から、式(16)、式(17)となる。ただし、 $\alpha$ は式(18)である。

【0105】

【数16】

$$V_{GB} = \frac{3 \cdot (1-2\alpha) \cdot V_{CC} - (2\alpha+3) \cdot V_F}{8\alpha^2 - 10\alpha + 1} \quad \dots (16)$$

※40

$$\alpha = n \cdot C_g \cdot R_{on} \cdot f_{pwm} \cdot \ln(1-P) \quad \dots (18)$$

【0106】以上の(16)～(18)式が図5の駆動回路の上下アーム駆動用昇圧電源電圧( $V_{GB}$ 、 $V_{GT}$ )を示す、すなわち図7のチャージポンプ負荷特性532と出力トランジスタを駆動する為に必要な負荷電流特性533との交点である、チャージポンプ出力電圧( $V_{cpol}$ )を求めた結果となる。

【0107】次に、本実施の形態1の図5に戻って、実際に上式を用いて、具体的な条件での昇圧電源出力電圧値の計算を実施してみる。まず、PWM周期内にいくつ★50

22

\*【0099】

【数11】

$$V_{cpout} = \frac{V_{CC} + V_{DD} - 2 \cdot V_F}{1 - 2 \cdot n \cdot C_g \cdot R_{on} \cdot f_{pwm} \cdot \ln(1-P)} \quad \dots (11)$$

【0100】以上が、チャージポンプ回路の基本動作説明となる。この考え方をを用いて、図5の具体的な回路での上アーム及び下アームのゲート駆動電圧を求める。注意しなければならないのは、下アーム駆動回路が三倍昇圧のチャージポンプ回路であることと、下アーム駆動用昇圧電源電圧( $V_{GB}$ )を上アーム駆動用昇圧電源電圧( $V_{GT}$ )の昇圧用基準電圧として用いている為に、上アーム駆動負荷電流が下アーム駆動用昇圧電源回路68の負荷電流に加算されることである。つまり、出力トランジスタ11、12が同一トランジスタの場合、上アーム駆動負荷平均電流を $I_{gt}$ 、下アーム駆動負荷平均電流を $I_{gb}$ とすると、(10)式から、式(12)、式(13)と示される。

【0101】

【数12】

$$I_{gb} = n \cdot C_g \cdot V_{GB} \cdot f_{pwm} \quad \dots (12)$$

【数13】

$$I_{gt} = n \cdot C_g \cdot (V_{GT} - V_B) \cdot f_{pwm} \quad \dots (13)$$

【0102】この負荷電流時の上下アーム駆動電圧は、整流ダイオード86～88、97、98の順方向電圧を $V_F$ 、インバータ出力NMOSTランジスタ93、94、102のオン抵抗を $R_{on}$ とすると、式(14)、式(15)と表わされる。

【0103】

\*【数14】

$$V_{GB} = 3 \cdot V_{CC} - 3 \cdot V_F + 2 \cdot (2 \cdot R_{on}) \cdot \{n(1-P)\} \cdot (I_{gb} + I_{gt}) \quad \dots (14)$$

※【数17】

$$V_{GT} - V_B = \frac{3 \cdot V_{CC} + (8\alpha - 5) \cdot V_F}{8\alpha^2 - 10\alpha + 1} \quad \dots (17)$$

【数18】

★の出力トランジスタがオンするかを示すnの値については、図3の様なアプリケーションで、上下アームそれぞれ、PWM周期内に2個のトランジスタがオンし、これらの上下アームゲート駆動電源として、それぞれ1個ずつの昇圧電源回路が接続される場合を考える。

【0108】すなわち、1個の上アーム駆動用昇圧電源回路にて、2個/PWM周期の上アーム出力トランジスタを駆動し、また、1個の下アーム駆動用昇圧電源回路にて、2個/PWM周期の下アーム出力トランジスタを



駆動するものとする。よって、この場合、 $n=2$ となる。出力電流として、数A〜10A程度が必要な場合、出力トランジスタの特性によって決まるゲートチャージ特性を示す $C_g$ の値は、約0.5〜2.0nC/Vとなる。よって、ここでは $C_g=2.0$ nC/Vとする。但し、この値は出力トランジスタに適用されるウエハプロセスにも依るので、上記は概略の値である。

【0109】インバータ出力のNMOSTランジスタのオン抵抗については、 $R_{on}=10\Omega$ とする。PWM周波数として用いられる周波数は数十kHzである為、ここでは $f_{pwm}=20$ kHzとする。昇圧容量への充電割合を示す $P$ に関しては、前記した様に通常、 $P=1$ であるが、 $P=1$ とすると上式で計算が出来なくなる為、 $P=0.99$ とする。MCUやDSPの電源となるVCC電圧は、前記した様に $VCC=3.3\sim 5.0$ Vにつき、ここでは $VCC=5$ Vとする。整流ダイオードの順方向電圧に関しては、Siウエハを用いたPN接合ダイオードの一般的な順方向電圧値、 $V_F=0.7$ Vとする。

【0110】これらの値を用いて、(16)式と(17)式と(18)式から、図5の上下アーム駆動用昇圧電源電圧( $V_{GB}$ 、 $V_{GT}$ )を計算すると、 $V_{GB}=12.6$ V、 $V_{GT}-V_B=11.1$ Vとなる。よって、上記の条件下では、出力トランジスタのゲートソース間電圧として8〜10Vが必要だとすると、電源電圧が例えば $V_B=8$ Vとしても、本実施の形態では10V以上のゲート駆動電圧を確保することが可能となる。

【0111】上記のように、本実施の形態1によれば、電圧変動の大きいバッテリー等の電源において、電源電圧低下時もトータムボール接続された出力段トランジスタの安定した駆動が可能であり、また、電源電圧が直接印可される素子数を減少させる構成により、電源電圧変動による出力段トランジスタのゲート駆動特性への影響を減少させ、また、素子サイズの増加も最小限に抑えら

$$V_{GB}=3\cdot VCC-4\cdot V_F+2\cdot (2\cdot R_{on})\cdot \{n(1-P)\}\cdot (I_{gb}+I_{gt}) \quad \dots (19)$$

【数20】

$$V_{GB}=\frac{3\cdot (1-2\alpha)\cdot VCC-4\cdot V_F}{8\alpha^2-10\alpha+1} \quad \dots (20)$$

【0117】実施の形態1の場合と同様に、(12)式と(13)式を用いて、計算すると、式(20)、(21)が求まり、これが図9の回路構成時の上下ゲート駆動電圧となる。

【0118】

【数21】

$$V_{GT}-V_B=\frac{3\cdot VCC+(8\alpha-6)\cdot V_F}{8\alpha^2-10\alpha+1} \quad \dots (21)$$

※

$$(V_{GT}-V_B)_{[実施の形態1]} > (V_{GT}-V_B)_{[実施の形態2]} \quad \dots (23)$$

【数24】

$$V_{GB}=4\cdot VCC-3\cdot V_F+2\cdot (2\cdot R_{on})\cdot \{n(1-P)\}\cdot (I_{gb}+I_{gt}) \quad \dots (24)$$

【0121】上記の結果は、整流ダイオード1個の追加★50★が影響している為である。但し、以下の点もあり、必ず

\*れ、製造コストの上昇を防ぐことが可能となる。

【0112】実施の形態2. 図9は、図5の回路における下アーム駆動用昇圧電源回路68の回路構成を下アーム駆動用昇圧電源回路68aに変更した回路である。この実施の形態の主眼は、デカップリングコンデンサ513の追加により、下アーム駆動用のチャージポンプ昇圧電源回路出力電圧の電圧リップルやスイッチングノイズを低減することをその目的とする。

【0113】以下図9により、具体的な回路構成と基本動作について説明する。整流ダイオード508、509、およびコンデンサ512、513、およびPMOSTランジスタ516、NMOSTランジスタ518の素子で構成される回路が、VCC電圧を倍昇圧するチャージポンプ回路である。整流ダイオード510、511、およびコンデンサ514、515、およびPMOSTランジスタ517、NMOSTランジスタ519が前記の倍昇圧された電圧にVCC電圧を積み上げる、すなわちVCC電圧を三倍昇圧する回路となる。68aで示されるこの下アーム駆動用昇圧電源回路が下アーム駆動用のチャージポンプ昇圧電源回路となり、下アーム12のゲート駆動用電源及び上アーム駆動用昇圧電源回路67の昇圧用基準電圧として使用される。

【0114】図5の回路と比較すると、デカップリング容量513が1個、整流ダイオードが1個、追加となる。デカップリング容量513は上記した、昇圧電源回路68aの出力電圧リップル低減に効果があり、追加した整流ダイオードはデカップリング容量513を追加する為に必要となる。

【0115】次に、実施の形態1と同様に出力電圧の詳細計算値を以下の式(19)で示す。上アーム駆動用昇圧電源回路67については、図5と同様の為、(15)式が適用可能である。

【0116】

【数19】

※【数22】

$$V_{GB_{[実施の形態1]}} > V_{GB_{[実施の形態2]}} \quad \dots (22)$$

【0119】但し、 $\alpha$ の定義は(18)式に従う。実施の形態1と同様の条件で、具体的な値を計算すると、 $V_{GB}=11.9$ V、 $V_{GT}-V_B=10.4$ Vとなる為、式(22)、(23)のようになり、本実施の形態2の回路構成によれば、実施の形態1と比較すると昇圧出力電圧は上下アーム用それぞれ低下することになる。

【0120】

【数23】



25

しも、昇圧出力電圧が低下するとは限らない。すなわち回路構成の変更により、下アーム駆動用昇圧電源68a中の三倍昇圧用チャージポンプインバータの電源電圧を変更している。つまり、図5中の94及び95と、図9中の517及び519から成るインバータ電源が、前者はVCC電圧、後者はVCC倍昇圧後の昇圧電圧となる。よって、インバータ入力が高レベルの場合、すなわちインバータNMOS（図5の95、図9の519）がオンの場合、ゲートソース間電圧が、後者の方が大きくなる。よって、オン抵抗が減少し、上式で言うと、 $R_{on}$ の値が減少することになり、チャージポンプ出力電圧は大きくなる。

【0122】このように本実施の形態2によれば、実施の形態1と同様の効果・機能を有し、かつ昇圧電源の出力電圧リップル及びスイッチングノイズの減少を図った駆動回路を得ることができる。

【0123】実施の形態3. 図10は、図5のVCC昇圧電源回路69出力電圧（VGB、VGT）の電圧リップルやスイッチングノイズの低減を図りつつ、出力電流能力の改善を図った回路である。

【0124】図10において図5との変更点は、PMOSTランジスタ528及びNMOSTランジスタ530から成る1段目のインバータにより、昇圧容量524にVCC電圧を充電し、それをVCC電圧に積み上げる\*

$$V_{CP} = 3 \cdot V_B - 3 \cdot V_F + 2 \cdot (2 \cdot R_{on}) \cdot \{n(1-P)\} \cdot (I_{gb} + I_{gt}) \quad \dots (27)$$

【数28】

$$V_{GT} - V_B = \frac{V_{GB} - 2 \cdot V_F}{1 - 2 \cdot n \cdot C_g \cdot R_{on} \cdot f_{pwm} \cdot \ln(1-P)} \quad \dots (28)$$

【0127】ここで、実施の形態1、2では、図3の出力段及び出力負荷の場合に、上下アームがそれぞれPWM周期内に2個オン（ $n=2$ ）し、かつ、出力負荷に数A～10A程度の電流を流す場合を想定したが、ここでは、図2の様な出力形式及び出力負荷を動作させ、かつ、出力負荷に10A～50A程度の電流を流す場合を考察する。

【0128】まず、図3の様な3相モータを駆動する場合、上アーム、下アームそれぞれ3個の出力トランジスタが存在することになる。PWM方式にもよるが、最大、PWM1周期内に3個のトランジスタがオンすることになる為、 $n=3$ となる。

【0129】出力電流として10A～50Aを流す為には、ゲートチャージ特性として、 $C_g=2 \sim 10 \text{ nC}$ 程度の出力トランジスタが必要で有る為、 $C_g=10 \text{ nC/V}$ とする。その他の変数は、実施の形態1～2と同様として、 $R_{on}=10 \Omega$ 、 $f_{pwm}=20 \text{ kHz}$ 、 $P=0.99$ 、 $V_{CC}=5 \text{ V}$ 、 $V_F=0.7 \text{ V}$ とすると、まず、実施の形態1の回路形式であると、 $V_{GB}=10.7 \text{ V}$ 、 $V_{GT}-V_B=8.8 \text{ V}$ となる。同様にして、上式(25)及び(26)式から、本実施の形態の場合、※50

26

\*ことにより、倍昇圧を行う。倍昇圧した電圧は、整流ダイオード521を通じて、PMOSTランジスタ529、NMOSTランジスタ531から成る二段目のインバータの電源と、整流ダイオード522を通じて、昇圧容量526への充電電圧の双方に使用する。すなわち、倍昇圧電源の倍昇圧となるので、VCC電圧の4倍昇圧電圧が、下アーム駆動用昇圧電源回路68bの出力電圧（VGB）となる。よって、図9と同一素子数にて、出力電圧を増加させることが可能となる。上アーム駆動用昇圧電源回路67の回路構成については、図5や図9と同一の構成である。

【0125】次に、実施の形態1や実施の形態2と同等に出力電圧の計算をすると、式(24)、および(15)となり、(12)、(13)式を用いて計算すると、式(25)、(26)が求まる。また $\alpha$ の定義は、実施の形態1、2と同様に、(18)式に従う。

【0126】

【数25】

$$V_{GB} = \frac{4 \cdot (1-2\alpha) \cdot V_{CC} - (2\alpha+3) \cdot V_F}{8\alpha^2 - 10\alpha + 1} \quad \dots (25)$$

【数26】

$$V_{GT} - V_B = \frac{4 \cdot V_{CC} + (8\alpha+1) \cdot V_F}{8\alpha^2 - 10\alpha + 1} \quad \dots (26)$$

【数27】

※ $V_{GB}=14.9 \text{ V}$ 、 $V_{GT}-V_B=12.7 \text{ V}$ となり、実施の形態1や2の場合では、上アームゲート駆動電圧が10V以上確保できない条件でも、本実施の形態では、10V以上のゲート駆動電圧確保が可能なが分かる。

【0130】このように、本実施の形態3の回路構成によれば、実施の形態2と同一の素子数、すなわち同一の回路規模にて、昇圧電源の出力電流能力を改善した駆動回路を得ることができる。

【0131】実施の形態4. 実施の形態3では、具体的な条件例として、出力電流として10A～50A程度を想定したが、更に50A～数百A程度の電流を流す場合を想定すると、出力トランジスタのゲートチャージ特性を示す $C_g$ は10～25nC/V程度からそれ以上の数値となる。よって、仮に $C_g=25 \text{ nC/V}$ とし、その他の条件は実施の形態3で計算した時の値と同等とする（ $n=3$ 、 $R_{on}=10 \Omega$ 、 $f_{pwm}=20 \text{ kHz}$ 、 $P=0.99$ 、 $V_{CC}=5 \text{ V}$ 、 $V_F=0.7 \text{ V}$ ）と、実施の形態3の図10の回路では、(25)式と(26)式から、 $V_{GB}=12.0 \text{ V}$ 、 $V_{GT}-V_B=9.3 \text{ V}$ となり、上アームゲート駆動電圧が10V以下に低下する。すなわち、出力電流が大きくなった場合、実施の形態3の駆動回路でも、ゲート駆動用の昇圧電源能力が不足する場合が生じる。

【0132】図11に上記問題を解決するための実施の形態4の駆動回路を示す。図11において、クロック入力端子130からのCLK信号にて動作し、VB電源を基準電圧とするVB昇圧電源回路132と、その昇圧出力(VCP)を電源とする下アーム駆動用定電圧回路134により、下アームゲート駆動用電源電圧をVGBとして使用し、かつその電圧をVB電源電圧に積み上げる上アーム駆動用昇圧電源回路135、その出力電圧を上アームゲート駆動用電源電圧VGTとして使用する、ブリッドドライブ用電源回路136と、ブリッドドライブ回路74a、トータムボール接続された出力段トランジスタ144、145から成る回路である。

【0133】ブリッドドライブ回路74aの回路構成は、実施の形態1〜3と同一であり、VCC及びVGTを電源とし、VBとGNDを接地とする上アーム駆動回路141と、VCC及びVGBを電源とし、GNDを接地とする下アーム駆動回路142とで構成される。

【0134】ここでVB昇圧電源回路132は、下アーム駆動用定電圧回路134の電源として使用するのみである為、上下アーム144、145のゲート駆動による負荷がかかった場合に、定電圧回路134が定電圧を出力可能な電源電圧以上を確保できれば良い。すなわち、VB昇圧電源回路132の出力電圧(VCP)が、負荷がかかった場合でも、下アーム駆動用定電圧回路134の定電圧出力電圧(VGB)以上であれば良いということになる。よって、VB昇圧電源回路132の出力電圧VCPを十分高い電圧に設定し、上下アームのゲート駆動負荷電流が印可された場合の電圧降下を考慮しても、下アーム駆動用定電圧回路134が定電圧を維持する場合、VGBは殆ど変動しないことになる。この定電圧を上アーム駆動用昇圧電源回路135の昇圧用基準電圧として使用することで、ゲート駆動用電源能力の改善を図ったものである。

【0135】実施の形態1〜3と同様にゲート駆動用電源VGB、VGTを生成するのに、VB昇圧電源回路を使用することにより、電源電圧低下時の出力トランジスタのゲート駆動電圧低下を防止し、また、下アームゲート駆動用電源として定電圧源を使用、また上アーム駆動用電源として、左記定電圧を基準電圧とした昇圧電源を使用することで、電源電圧変動による、出力トランジスタのスウィッチング特性変動も防止することが可能となる。ブリッドドライブ回路74aについては、実施の形態1〜3と同様の回路である為、実施の形態1の項目で説明した様に、電源電圧が直接印可される素子数を減少することにより、製造コストの低減も図ることで、広い電源電圧範囲への適用を可能とした回路となる。

【0136】VB昇圧電源回路132、下アーム駆動用定電圧回路134、上アーム駆動用昇圧電源回路135の具体的な回路については、出力トランジスタ144、145の特性や駆動条件、電源電圧(VB)等により、

色々な選択肢が存在する為、以下の実施の形態5〜18にて、個々の具体例を提示するが、ここでは実施の形態4と能力比較の為、回路の一例にて、実施の形態4で詳細計算した条件と同一条件で、具体的な計算をしてみることとする。VB昇圧電源回路132として、図13の回路例を適用、下アーム駆動用定電圧回路134として、図21の回路例を適用、上アーム駆動用昇圧電源回路として、図27の回路例を適用した場合を以下に考察する。

【0137】まず、図13の回路例は実施の形態1の下アーム駆動用昇圧電源回路68(図5)と同様の3倍昇圧チャージポンプ回路となる為、昇圧電源出力(VCP)は式(27)と表わされる。

【0138】

【数29】

$$V_{CP} = \frac{R_2}{R_1} \times (VGT - VB) \quad \dots (29)$$

【0139】ここで、Igb、Igtについては、(12)式及び(13)式で規定される為、今仮に、上下アーム144、145共にゲート駆動電圧が10V維持出来たとすると、VGB=10V、VGT-VB=10Vとなる。本実施の形態の冒頭で実施の形態3の回路の能力計算をした時の条件値、n=3、Cg=25nC/V、Ron=10Ω、fpwm=20kHz、P=0.99、VF=0.7Vとし、電源電圧VBが8Vまで低下している場合を考えると、(12)、(13)、(27)式より、VCP=16.4Vとなる。

【0140】次に図21の定電圧回路例は、ツェナーダイオードの定電圧からNPNのエミッターベース間電圧分降下した、一定電圧を発生させる回路となる。例えば、ツェナー電圧VZとし、VZ=14Vとすると、上記で計算した電源電圧値VCP=16.4Vであれば、ツェナーダイオードがオン可能である。よって、NPNトランジスタのベース-エミッタ間電圧をVbe=0.7Vとすると、VGB=13.3Vとなる。最後に、図27の回路例は図6で説明した、倍昇圧チャージポンプ回路と同一回路構成につき、(11)式から、式(28)と示すことができる。この時、VGT-VB=11.1Vとなる。

【0141】

【数30】

$$VGT - VB = \frac{VGB - 2 \cdot VF}{1 - 2 \cdot n \cdot Cg \cdot Ron \cdot fpwm \cdot \ln(1 - P)} \quad \dots (28)$$

【0142】よって、実施の形態3にて、VGB=12.0V、VGT-VB=9.3Vであった上下アームゲート駆動電圧が、本実施の形態4の駆動回路を適用することにより、VGB=13.3V、VGT-VB=11.1Vとなり、更に能力が改善されることが以上にて分かる。すなわち、本実施の形態4によれば、実施の形態1と同様の効果を実現し、かつ実施の形態3より、上

下アームゲート駆動用電源の出力電圧能力を更に改善した駆動回路を得ることができる。

【0143】実施の形態5. 図11のVB昇圧電源回路132に、倍昇圧チャージポンプ回路である図12を適用することによって、実施の形態4と同様の効果を得ることができる。倍昇圧チャージポンプ回路の詳細な動作については、実施の形態1において説明しているので、ここでは詳しい説明を省略する。

【0144】実施の形態6. 図11のVB昇圧電源回路132に、実施の形態1の下アーム駆動用昇圧電源回路68(図5)と同様の三倍昇圧チャージポンプ回路、図13を適用することによっても実施の形態5と同様の効果が得られる。また、本実施の形態は、三倍昇圧電源回路を適用することにより、実施の形態5よりもさらに大きな出力電圧(VCP)が得られるという効果がある。三倍昇圧チャージポンプ回路の回路動作については、実施の形態1の項目にて説明しているので、ここでは詳しい説明を省略する。

【0145】実施の形態7. 図11のVB昇圧電源回路132に、実施の形態2の下アーム駆動用昇圧電源回路68a(図9)と同等の三倍昇圧チャージポンプ回路、図14を適用することにより、実施の形態4に対して、さらに昇圧出力(VCP)の電圧リップルやスイッチングノイズを低減した回路を得ることができる。図14の詳細な説明は、実施の形態2において説明しているので、ここでは説明を省略する。

【0146】実施の形態8. 図11のVB昇圧電源回路132として、実施の形態3の下アーム駆動用昇圧電源回路68b(図10)と同等のチャージポンプ回路、図15を適用することにより、実施の形態7からさらに出力能力を向上させた回路を得ることができる。図15の詳細な説明は、実施の形態3において説明しているので、ここでは詳しい説明を省略する。

【0147】実施の形態9. 実施の形態5～8のチャージポンプ回路では、昇圧用容量への充電及び電圧積み上げを行う、クロック信号(CLK)にて動作するインバータが必要となる。実施の形態1～4で説明した様にインバータのNMOSTランジスタのオン抵抗(Ron)がチャージポンプ回路負荷特性に影響を与える為、大きな出力を得る為には、オン抵抗を小さくする必要がある。これは、集積回路の場合にはNMOSTランジスタの素子面積の拡大、ディスクリート部品により構成された電気回路の場合はNMOSTランジスタ単価の増加となる為、製造コストの上昇につながる。

【0148】図16は上記のチャージポンプ中のインバータ回路を出力段上下アームランジスタで代用した回路である。すなわち、出力段ランジスタがPWM駆動する場合、PWM周期で上アーム144、下アーム145はインバータ動作することになる。よって、整流ダイオード178、179及び昇圧用容量180、デカップ

リング容量181を追加することにより、倍昇圧チャージポンプ回路を構成することが可能となる。また、図16は倍昇圧チャージポンプ回路を示しているが、実施の形態6～8の三倍昇圧チャージポンプ回路についても、同様に出力段ランジスタを利用した形式で実現することができる。

【0149】このように本実施の形態9によれば、実施の形態4の昇圧電源回路として、出力上下アームランジスタを昇圧用インバータとして利用することにより、回路規模を削減した駆動回路を得ることができる。

【0150】実施の形態10. 図11のVB昇圧電源回路132として、図17の様なコイルを利用したステップアップコンバータを適用することができる。図17において、クロック入力(CLK)により、NMOSTランジスタ184のオン、オフが切り替わる。オンの場合は電源(VB)からコイル182を通じて、ランジスタ184に電流が流れる。オフの場合は、コイルに蓄積された磁気エネルギーが、整流ダイオード183を通じて、電流として流れることになる。このことにより、出力端子VCPにはVB電圧にコイル両端電圧を加えた電圧、すなわち昇圧電圧が出力されることになる。

【0151】このように本実施の形態10によれば、実施の形態4の昇圧電源回路として、コイルを使用した昇圧電源回路、ステップアップコンバータを適用することによっても、実施の形態4と同様の効果を得ることができる。

【0152】実施の形態11. 実施の形態10は、コイルを利用して昇圧を行う駆動回路であったが、本実施の形態11は、発明の背景で説明した様に、コイル負荷をPWM駆動する回路に適用された場合、出力コイル負荷を実施の形態10の昇圧用コイルの代用として、実施の形態10と同様の効果を得ることができる。具体的な実施回路例を図18に示す。

【0153】図18は、図17と同様にコイルを昇圧用に用いた昇圧電源回路の回路図であるが、そのコイルとして、図3に示すような出力コイル負荷を利用したものである。図3では省略していたが、通常バックゲートがソースに接続されているMOSTランジスタでは、ランジスタ構造的にソースドレイン間に図18に示す186、188、190、192の様な寄生ダイオードが付加される。ダイオード546、547、196、197は、コイルから昇圧用容量198に充電を行う為の充電パスを確保する整流ダイオードである。容量199は昇圧出力のデカップリング用容量である。

【0154】以下に詳細な動作を説明する。なおPWMの方式によって、昇圧用容量198への充電パスが異なる為、例として図19と図20に二通りのPWM方式について示す。

【0155】まず、図19の場合、PWM通電時、すなわち、コイル負荷に電流を通電する場合が(A)図とな

10

20

30

40

50

## 31

る。出力194の上アームトランジスタ185がオン、出力195の下アームトランジスタがオンすることにより、コイル負荷193に、出力194から出力195への方で出力電流( $I_{out}$ )200が流れる。次にPWMの回生区間の状態(B)図のように出力状態が切り替わり、出力195の下アームトランジスタ191がオフする。この時、コイルに蓄積されたエネルギーは、電流経路201( $I_{rec}$ )を通して回生される。よって、昇圧容量198に充電されることにより、VCP出力148に昇圧された電圧が出力される。

【0156】PWM動作をしている出力段は、あるPWM周期内で(A)図の通電状態から、(B)図の回生状態に切り替わり、次のPWM周期が開始する際に、また(A)図の状態に切り替わる。よって、容量198には回生時の充電を繰り返すことになる。図19のPWM回生方式は、原理的に回生時にコイルの両端を短絡させることにより、コイルのエネルギーを回生させる方式につき、後述する図20の方式よりも回生速度が遅い為、スローディケイ(Slow Decay)方式と呼ばれる。

【0157】図20のPWM通電時の状態(A)図は、図19と全く同一である。回生時(B)図には、通電時(A)図においてオンしていた出力トランジスタ185、191がオフし、オフしていたトランジスタ189、187がオンする。このことにより、回生電流は電流経路202( $I_{rec}$ )の経路にて流れ、昇圧容量198に電荷が充電される。このことにより、図19と同様にVCP出力に昇圧された電圧が出力されることになる。このPWM回生方式は、原理的に回生時にコイルの両端に極性の異なる電圧を印可することにより、コイルのエネルギーを回生させる方式につき、前記した図19の方式よりも回生速度が遅い為、ファストディケイ(Fast Decay)方式と呼ばれる。

【0158】以上の様に、PWMの回生電流を利用した昇圧電源回路が図18となる。また、図18及び上記説明では、DCモータ等を想定した出力段構成、図3を基に説明したが、3相ブラシレスモータ等を想定した出力段構成、図2についても、同様の回路が適用可能である。

【0159】このように本実施の形態11によれば、実施の形態4の昇圧電源回路として、出力コイル負荷及び出力段トランジスタを使用し、PWM回生を利用して昇圧を行う昇圧電源回路、によっても、実施の形態4と同様の効果を得、さらに回路規模を削減した駆動回路を得ることができる。

【0160】実施の形態12。図11の下アーム駆動用定電圧回路134に、図21のようなNPNトランジスタ205を出力トランジスタに使用した定電圧回路を適用することができる。図21のツェナーダイオード204が定電圧発生のために用いられる。ツェナーダイオード

## 32

204については、出力電流能力の無い定電圧回路、例えばバンドギャップ回路で置き換えても良い。抵抗203は定電圧発生部であるツェナーダイオード204に流す電流を決める制限抵抗であり、出力トランジスタ205により、VGB出力端子にエミッターベース間電圧分、降下した定電圧を発生させる。

【0161】このように本実施の形態12によれば、実施の形態4の下アーム駆動用定電圧回路として、NPNトランジスタを出力トランジスタとして使用した駆動回路を得ることができる。

【0162】実施の形態13。実施の形態12において、出力トランジスタとしてNPNトランジスタ205を使用する場合、電流を出力する為には、出力電流及びNPNトランジスタ特性( $h_{fe}$ )に応じたベース電流を定常的に供給する必要がある。定電圧回路の電源は昇圧電源回路出力(VCP)を使用している為、上記のベース電流はVB昇圧電源回路132に出力負荷電流として印可されることになる。よって、実施の形態12の回路であると、上下アーム出力トランジスタのゲート駆動に加えて、図21の定電圧回路の回路電流が、負荷として印可されることになる。

【0163】図22は、定電圧回路の出力トランジスタをNMOSTランジスタ206に置き換えた回路となる。この回路を図11の下アーム駆動用定電圧回路134に適用することにより、上記のVB昇圧電源回路132への負荷電流を軽減した駆動回路を得ることができる。

【0164】実施の形態14。実施の形態12や13を集積回路化する場合、使用できるツェナーダイオードの種類はウエハプロセスにより限られてくる。よって、必要な定電圧が得られない場合がある。図23は、図21の定電圧回路において、定電圧発生部にダイオード207を追加することにより、ダイオードの順方向電圧分がツェナー電圧に加算されることになる。例えば、ツェナー電圧 $V_Z=10V$ のツェナーダイオードしか使用できない場合で、下アーム駆動用定電圧として、12V得たい場合は、ダイオード207の個数を4個にすることにより、順方向電圧 $V_F=0.7V$ とし、NPNトランジスタ205のエミッターベース間電圧 $V_{be}=0.7V$ とすると、 $V_{GB}=12.1V$ 得ることができる。

【0165】このように本実施の形態14によれば、図21の回路にダイオードを追加することにより、発生定電圧の微調整を可能とした駆動回路が、図23のように得られる。また、出力トランジスタ205は、図22と同様にNMOSTランジスタに置き換えても良い。

【0166】実施の形態15。図11の下アーム駆動用定電圧回路134に、図24に示すような、PNPトランジスタもしくはPMOSTランジスタを出力トランジスタに使用した定電圧回路を適用することができる。

【0167】本実施の形態15は図24に示すように、

REF1に入力される基準電圧をアンプ210の反転入力に入力し、VGB出力端子に抵抗213を介して接続された非反転入力により、抵抗214、213の抵抗比で決定される定電圧をVGBに出力し、出力負荷電流に応じて、出力PNPトランジスタ212のベース電流をアンプ210がシンクすることで、帰還をかけた定電圧回路を用いる。ここで抵抗209はオフセット電圧補正用抵抗、抵抗211はPNPトランジスタ212のリークカット抵抗である。またアンプ210は上記のような動作であるので、シンク能力のみをもつ増幅器で良い。一例として図25に好適に用いることができる差動増幅回路を示す。

【0168】ただし、実施の形態13で説明したのと同様に、アンプ210の回路電流がVB昇圧電源回路132の負荷となる為、アンプ回路電流値は小さくする必要がある。また、出力PNPトランジスタ212は、PMOSTランジスタへの置き換えも可能である。

【0169】このように本実施の形態9によれば、実施の形態4の下アーム駆動用定電圧回路として、PNPトランジスタ又はPMOSTランジスタを出力トランジスタとして使用する定電圧回路を適用した駆動回路を得ることができる。

【0170】実施の形態16。図11の下アーム駆動用定電圧回路134に、図26のオペアンプ228を使用した定電圧回路を適用することができる。図26においては、抵抗225、226、229、及びオペアンプ228で構成された反転アンプに、基準電圧(REF1)を入力、抵抗225、226の抵抗比で決まる定電圧出力(VGB)を発生させる回路を示している。実施の形態15と同様にオペアンプ228の回路電流はVB昇圧電源回路132の負荷となる為、オペアンプ回路電流値は小さくする必要がある。

【0171】このように本実施の形態9によれば、実施の形態4の下アーム駆動用定電圧回路として、オペアンプを使用した反転増幅器により、定電圧を発生させる回路を適用した駆動回路を得ることができる。

【0172】実施の形態17。図11の上アーム駆動用昇圧電源回路135に、図27のチャージポンプ回路を適用することができる。回路自体は実施の形態1~3の上アーム駆動用昇圧電源回路と同様のものにつき、具体的な回路動作の説明については、ここでは省略する。

【0173】実施の形態18。図11の上アーム駆動用昇圧電源回路135に、実施の形態9において説明した、図28に示す、出力の上下アームトランジスタ144、145を利用した昇圧電源回路を適用することができる。図28の説明は、実施の形態9において詳細に説明済みであるので、ここでは省略する。

【0174】実施の形態19。実施の形態4の回路、図11において、ブリドライブ用電源回路136の内、VB昇圧電源回路132には、電源電圧VBが直結され

る。例えば実施の形態5の図13の三倍昇圧チャージポンプ回路を例に挙げると、昇圧用インバータ158~161や充電用容量156、整流用ダイオード153の素子耐圧はVB電圧以上、整流用ダイオード154及び昇圧用容量163の素子耐圧は $2 \times VB$ 以上、整流用ダイオード155や昇圧出力デカップリング用容量164の素子耐圧には $3 \times VB$ 以上が必要となる。よって、VB電源にバッテリー等の電圧変動が大きい電源を使用した場合、電源電圧最大値を想定して、素子耐圧を決定しなければならない。

【0175】例えば、 $VB=12V$ のバッテリー電源を使用した場合、フル充電時16Vを想定しなければならない、整流ダイオード155や昇圧出力デカップリング用容量164の素子耐圧は、上記計算から、48V以上が必要となってしまう。VB昇圧電源回路132の昇圧出力を電源とする下アーム駆動用定電圧回路134は、下アームのゲート駆動用電圧として用いられることから、出力(VGB)としては数V~20V程度の定電圧を発生すれば良いため、電源電圧として上記の48Vも必要ない。必要以上に素子耐圧を大きくすることは、集積回路の場合は素子サイズの拡大、すなわちレイアウトパターン数の増加、また、ディスクリート部品にて構成された電気回路の場合は部品単価の増加、つまりいずれにせよ製造コストの増加につながる。また、必要以上の高電源電圧を用いると、回路動作時に生じるスイッチングノイズの増加につながり、最悪、回路誤動作や輻射ノイズによる外部の電気回路動作への悪影響を引き起こす可能性がある。

【0176】図29の回路は、実施の形態4の回路、図11において、VB昇圧電源回路132の出力(VCP)の電圧上昇を防止する、昇圧電源電圧クランプ回路548を追加した回路となる。クランプ回路548の電圧クランプ値を適当な値に設定することにより、VB昇圧電源回路132や下アーム駆動用定電圧回路134を構成する回路素子耐圧を必要最小限の値に抑えることが可能となり、上記した問題を解決することが可能となる。昇圧電源クランプ回路の具体的な回路の一例として、図30を示す。図30の550はツェナーダイオードであり、ツェナー電位以上にダイオード両端子間電圧がひらくと、ダイオードがオンし、ツェナー電位を発生させる。抵抗549はツェナーダイオードがオンした際に流れる電流を制限する為の制限抵抗となる。場合によっては、本抵抗549は無くても良い。

【0177】このように本実施の形態19によれば、実施の形態4の駆動回路に昇圧電源電圧クランプ回路を追加することにより、昇圧電源回路出力電圧の上昇を抑え、昇圧電源回路や下アーム駆動用定電圧回路を構成する素子耐圧を最小限に抑えた駆動回路を得ることができる。

【0178】実施の形態20。実施の形態19の昇圧電



源電圧クランプ回路548に図30の回路を適用した場合、クランプがかかった時に、ツェナーダイオード550がオンすることにより、クランプ回路に電流が流れることになる。このクランプ電流を小さくする為に制限抵抗549を加えているが、制限抵抗を追加することにより、クランプ電圧の変動も大きくなることになる。よって、実施の形態19の昇圧電源電圧に制限をかける方式だと、昇圧電源回路への負荷電流の増加、又は制限電圧（クランプ電圧）の変動が大きくなる等の問題点が発生することになる。

【0179】上記の問題点を改善し、回路的に昇圧電源電圧（VCP）に電圧制限をかけた回路が図31となる。昇圧電源電圧監視回路235は昇圧電源（VCP）をモニタし、VCPがある電圧以上に上昇した場合、CLK制御回路に信号（VLO）を送信する。信号を受けたCLK制御回路236は、昇圧用のクロック信号（CLK）をVB昇圧電源回路132に送信するのを停止し、VB昇圧電源回路132はクロック信号（CLK）が無くなる為、昇圧動作を停止する。以上の動作により、昇圧電源の上昇を抑えることにより、実施の形態19と同様の効果を実現する。図31では、CLK制御回路236がCLK信号送信を停止するのは、VB昇圧電源回路132のみとなっているが、上アーム駆動用昇圧電源回路135に対するクロック信号送信を停止するように構成しても良い。

【0180】昇圧電源電圧監視回路235とCLK制御回路236の一例を図32に示す。昇圧電源電圧端子133の電圧（VCP）を抵抗241及び242の抵抗比で決まる電圧値に圧縮したVCP電圧モニタ値と、基準電圧値（REF2）とを比較し、基準電圧値以上にモニタ値が上昇した場合、コンパレータ244はLOW信号を出力する。LOW信号を受けた、AND回路245から成るCLK制御回路236はクロック信号（CLK）の出力を停止し、CLK信号に関わらずLOW信号を維持することになる。このことにより、後段に接続されるVB昇圧電源回路132は昇圧動作を停止することになる。抵抗243は入力オフセットを調整する為の入力抵抗であり、コンパレータ244の回路は図33に示す様な差動コンパレータ回路で良い。図33はバイポーラトランジスタで構成しているが、当然、MOSTランジスタ等で構成しても良い。

【0181】図32の具体的な回路例を見れば分かる様に、実際に昇圧電源電圧（VCP）が印可されるのは、VCP電圧モニタ用の抵抗241、242のみであり、他の回路電源はVCC電圧、すなわち5V以下である為、235、236の回路追加による製造コスト等への影響は、実施の形態19で説明した、昇圧電源出力に制限をかけなかった場合の影響よりも小さくなる。また、昇圧電源電圧（VCP）に加わる負荷電流についても、モニタ用抵抗241、242の抵抗値を増加させること

により、減少させることが可能である。同時に、コンパレータを使用することにより、制限電圧の精度を上げることが可能となる為、前記した実施の形態19の問題点の改善が図れる。

【0182】このように本実施の形態20によれば、実施の形態4の駆動回路に昇圧電源電圧監視回路及びクロック信号制御回路を追加することにより、実施の形態19と同等の効果を得ることができ、かつ、昇圧電源回路への負荷軽減と昇圧電圧上昇の制限電圧精度の向上を実現した駆動回路を得ることができる。

【0183】実施の形態21。実施の形態20での昇圧電源電圧監視回路用235のコンパレータ244は、電圧制限値以上に昇圧電源電圧（VCP）が上昇すると、クロック信号を停止することにより、昇圧動作を停止させ、電圧制限値以下になると、昇圧動作を再開する回路となっている。仮にVCP電圧が制限値近辺にある場合、制限値をこえると電圧制限が働き、昇圧動作が停止することにより、VCP電圧が降下すると電圧制限が解除される為、短い時間内で電圧制限及び制限解除を繰り返す可能性がある。すなわち、VCP出力の発振につながる可能性がある。

【0184】上記の問題点を改善する為に、コンパレータ回路にヒステリシス幅を追加した回路が本実施の形態21である。すなわち、VCP電圧値が制限値以上となると、コンパレータはクロック信号を停止する信号を出力し、VCP電圧が制限値以下の復帰電圧値まで降下した場合に、クロック信号停止を解除する信号を出力する。すなわち、 $(VCP \text{ 復帰電圧値}) = (VCP \text{ 制限電圧値}) - (\text{ヒステリシス電圧値})$  とすることにより、上記のVCP出力発振を防止する。

【0185】本実施の形態21の一例を図34に示す。VCP電圧が基準電圧（REF2）から決まる制限値を越えると、コンパレータ244がLOWからHIGHに切り替わり、NMOSTランジスタ257がONすることになる。この時、コンパレータ244の反転入力に入力される基準電圧値は、抵抗243、256、NMOSTランジスタ257のオン抵抗から決まる値に低下する為、VCP電圧から決まる非反転入力電圧値が、REF2電圧から低下した基準値以下になるまで、コンパレータ244出力はLOWに復帰しなくなる。以上の動作により、コンパレータ244のヒステリシス特性を実現する。

【0186】このように本実施の形態21によれば、実施の形態20の昇圧電源電圧監視回路のコンパレータ動作にヒステリシス特性を追加することにより、昇圧電源出力の制限時発振を防止する駆動回路を得ることができる。

【0187】実施の形態22。今まで説明してきた本発明の回路において、クロック信号により動作する昇圧電源回路が含まれる場合、クロック周波数やその高調波周

波数のスイッチングノイズが発生する。また、出力段がPWM動作をする場合、PWM周波数やその高調波周波数のスイッチングノイズも発生する。よってこれらのスイッチングノイズが、電源ノイズやGNDノイズとなって現れてくる場合がある。例えば、VB昇圧電源回路出力(VCP端子)にも、これらのノイズが乗ってくることになる。実施の形態21の様に、昇圧電源監視回路にヒステリシス特性を追加した場合でも、ノイズ振幅がヒステリシス電圧幅以上である場合、誤動作につながるようになる。また、実施の形態20のヒステリシス特性が無い場合については、ノイズによる誤動作の可能性は更に増加する。

【0188】以上のノイズによる誤動作防止の為、フィルタ回路259を更に追加した回路が図35である。フィルタ回路259として例えば図36の様なローパスフィルタを追加することにより、ある時間幅以下の昇圧電源電圧監視回路235の昇圧停止信号を検出しなくにする。フィルタ回路259は、昇圧電源電圧監視回路235の前段、すなわち昇圧出力端子133(VCP)後に接続しても良い。

【0189】このように本実施の形態22によれば、実施の形態20若しくは実施の形態21の回路に、昇圧電源回路出力のノイズによる、昇圧電源電圧監視回路の誤動作を防止する為のローパスフィルタ等のフィルタ回路を追加した駆動回路を得ることができる。

【0190】実施の形態23. 実施の形態22の図35及び図36の回路の場合、昇圧電源電圧監視回路235の出力端子237(VLO)に、LOWからHIGH、HIGHからLOWに切り替わるどちらの場合でも、同一の遅延時間が付加された形で、CLK制御回路236への信号(VLF)が送信されることとなる。すなわち、フィルタ回路259による信号遅延時間は、VCP電圧制限時及び復帰時の双方で同一ということになる。よって、昇圧電圧(VCP)に制限がかかり、昇圧動作を停止した場合の遅延時間と、昇圧動作を再開する場合の遅延時間を違う値にしたい場合は、図36の回路は適さない。例えば、VCP電圧制限がかかり昇圧動作を停止する時には、ノイズによる誤動作を防止したい為、遅延時間を設けるが、昇圧動作停止後の再開時は殆ど遅延を設けずに、復帰させたいような場合が上記に該当する。

【0191】具体的なフィルタ回路例を図37に示す。例えば、図34の回路を昇圧電源電圧監視回路235に適用した場合、出力端子237(VLO)は、VCP電圧が制限電圧以上に増加した場合にLOWを出力、VCP電圧が復帰電圧以下に低下した場合にHIGHを出力する。よって、例えば昇圧動作停止時には、NMOSTランジスタ265はオンからオフに切り変わり、定電流源264で決まる一定電流値と容量266の容量値により、出力端子260(VLF)の切り替え遅延時間が

決定される。昇圧動作復帰時には、今度はNMOSTランジスタ265はオフからオンに切り替わり、容量に充電された電荷がオンしているトランジスタ265を通じて放電されることにより、NMOSTランジスタ265のオン抵抗と容量値で決まる遅延時間が決定される。よって、NMOSTランジスタ265のオン抵抗を小さくすることにより、昇圧動作停止時には遅延を設け、昇圧動作復帰時には殆ど遅延を設けない様な動作が可能となる。

10 【0192】図37での定電流源を簡易的な回路で実現した場合、電源電圧変動や温度変動、ウエハプロセスパラメータの変動等の影響により、電流値変動が大きくなる場合がある。図38は定電流源264を抵抗268に置き換えることにより遅延時間の精度を向上させたものである。また、上記した昇圧動作停止時と復帰時の遅延時間に差をつける様な場合、更に図39の様に抵抗269を付け加えることにより、調節することもできる。

【0193】このように本実施の形態23によれば、実施の形態22のフィルタ回路に、昇圧電圧制限時(昇圧電源回路の昇圧動作停止時)の遅延時間と、昇圧電圧復帰時(昇圧電源回路の昇圧動作再開時)の遅延時間を異なる値に設定できるフィルタを適用した駆動回路を得ることができる。

【0194】実施の形態24. フィルタ回路にデジタルフィルタを適用した場合が本実施の形態24である。昇圧電源回路用にクロック信号が必要な為、このクロック信号もしくはその信号を分周した信号を基に、カウンタ等のロジック回路により、遅延時間を発生させ、フィルタリングをかける方法である。回路の一例を図40及び図41に挙げる。

【0195】図40の回路は実施の形態22の図35において、昇圧電源監視回路235に図34を適用した場合のフィルタ回路例である。図35で昇圧電源監視回路出力端子237(VLO)が制限値以上になったことを感知し、昇圧電源電圧端子133(VCP)がLOW信号を出力すると、図40のデータフリップフロップ(以降DFFと呼称する)271、272、273のリセット入力にHIGH信号が入力されることで、リセットが解除され、入力信号を受け付ける様になる。よって、クロック周波数を $f_{clk}$ とすると、DFF271、272からなるカウンタ回路が四分周した信号、すなわち $4/f_{clk} \text{ sec}$ 後にDFF273にクロック信号を入力する。DFF273はクロック信号をトリガとし、VCC電圧、すなわちHIGH電圧を読み込み、Q出力にHIGH信号を出力する。NAND274は、DFFのQ出力であるHIGH電圧と、DFFのリセット入力であるHIGH信号を受け、初めて出力端子260(VLF)にLOW信号を出力する。(それ以外の場合は出力端子260にはHIGHを出力する。)このLOW信号を受け、例えば図32のCLK制御回路236が、ク



ロック信号(CLK)のVB昇圧電源回路132への送  
信を停止する。図40では、DFB二段(271及び2  
72)で構成される四分周カウンタ回路により遅延回路  
を構成しているが、DFBの段数は必要とする遅延時間  
により、任意に設定して良い。

【0196】図41はDFB276、277及びOR回  
路278により、クロック周期( $1/f_{clk}$ )以下の  
信号をフィルタリングする回路である。まず、リセット  
入力(RST)にはHIGH電圧を供給することとす  
る。上記の場合と同様の条件を考慮すると、昇圧電源電  
圧値(VCP)が制限値以上になった場合に、DFB2  
76は昇圧電源回路出力端子237(VLO)のLOW  
信号を受けて、クロック周波数をトリガとして、Q出力  
にLOW信号を出力する。次のトリガタイミングでDF  
B276はその時のVLO信号を読み込み、Q出力に出  
力、DFB277は先のLOW信号を取り込み、Q出力  
にLOW信号を出力する。よって、VLO信号がクロッ  
ク周期( $1/f_{clk}$ )以上のLOW信号を維持しない  
限り、OR回路278はVLF出力端子260にLOW  
信号を出力しない。よって、クロック信号周期以下のV  
LO、LOW信号をフィルタリングすることが可能とな  
る。図41ではクロック周期( $1/f_{clk}$ )のフィル  
タリングとしているが、上記と同様にDFBの数を増や  
すことによりこの時間は調節可能である。また、RST  
信号により、フィルタリング回路をアクティブ/ノンア  
クティブに切り替えることも可能である。

【0197】このように本実施の形態24によれば、実  
施の形態22のフィルタ回路に、昇圧電源回路用のクロ  
ック信号を利用した、デジタルフィルタを適用した駆動  
回路を得ることができる。

【0198】実施の形態25。実施の形態22(図3  
5)のフィルタ回路259を昇圧電源電圧監視回路23  
5に内蔵させることも可能である。すなわち、昇圧電源  
電圧監視回路235中のコンパレータ回路の周波数帯域  
を小さくすることにより、ある周波数以下の信号をフィル  
タリングする方法である。例えば、実施の形態20で  
上記コンパレータ回路の具体例として、図33を挙げた  
が、図33の回路に図42の様に容量279を追加する  
ことにより、一定周波数以上の信号をフィルタリングす  
ることが可能となる。

【0199】このように本実施の形態25によれば、実  
施の形態22のフィルタ回路を電源電圧監視回路に内蔵  
した駆動回路を得ることができる。

【0200】実施の形態26。実施の形態4~25の回  
路を考えた場合、実施の形態4の項目で説明した様に、  
出力に大電流が必要なアプリケーションに適用可能であ  
ることから、広範なアプリケーションへの適用が可能と  
なる。但し、例えば同一回路を複数のアプリケーション  
に適用した場合、最大の出力電流を要求されるアプリケ  
ーションでの能力が確保されているから、もっと小さい

出力電流のアプリケーションでは全く問題が無いとい  
う訳ではない。

【0201】さらに具体的な例を挙げると、例えば、実  
施の形態4~25における出力上下アームトランジスタ  
144、145を除く、ブリッドドライブ用電源回路とブリ  
ッドドライブ回路(74a)を集積回路としたブリッドライ  
ブICを作製したとする。この場合、集積回路を多様なア  
プリケーションに適用させる為には、想定しうる最大能  
力条件に合わせて、ゲート駆動用のブリッドドライブ用電源  
回路を設計する必要がある。例えば、昇圧電源回路にチャ  
ージポンプ回路を適用した場合、(11)式から、出  
力トランジスタの駆動に必要なゲートチャージ電荷最大  
特性( $C_g$ )、PWM周期内に上下アームがオンする最  
大個数( $n$ )、PWM最大周波数( $f_{pwm}$ )から、出  
力トランジスタのゲート駆動電圧の最小必要値を満足す  
る様に、チャージポンプインバータのNMOS素子のオン  
抵抗( $R_{on}$ )を設定しなければならない。この時の  
回路を同時に、例えば上記 $C_g$ 、 $n$ 、 $f_{pwm}$ がもっと  
小さいアプリケーションに適用した場合、ブリッドライ  
ブ用電源回路の能力面では特に問題は発生しないが、例  
えば上記 $R_{on}$ の値は必要以上に小さいことになる。 $R_{on}$   
が小さい場合、昇圧用容量への充電は急速に行われる  
が、それは同時に充電電流が増加することでもある。す  
なわち、過渡電流が増加することで、スイッチングノ  
イズ等のノイズが増加することになる。よって、アプリ  
ケーションとして要求されるブリッドドライブ用電源回路能力  
よりも必要以上の能力設定をした回路を用いた場合、ノ  
イズの増加により、最悪周辺回路への誤動作等の悪影響  
を及ぼす可能性がある。

30 【0202】上記の問題点を改善する為に、適用アプリ  
ケーションにより、必要能力を自己検出し、実施の形態  
1~25の昇圧電源回路の出力能力を切り替える回路の  
一例が図43である。但し、図43は実施の形態21の  
回路例、図35に上記機能を追加した場合の例である。  
具体的な動作を説明すると、図43の可変昇圧電源回路  
282の負荷としては、前述した様に出力段トランジスタ  
144及び145のゲート駆動に必要な負荷電流が印  
可される。負荷電流が大きくなると、昇圧電源回路出力  
電圧(VCP)は減少していき、通常時の下アーム駆動  
用定電圧回路134の定電圧出力以下にVCPが低下し  
た場合、定電圧を出力することが不可能になる。この  
時、下アーム駆動用定電圧回路の出力電圧(VGB)  
は、VCP電圧に比例し、電圧降下していくことにな  
る。

40 【0203】図43で新たに追加した、下アーム駆動用  
電源電圧監視回路280は、VGBがある電圧以下、例  
えば下アーム駆動用定電圧回路134の通常出力定電圧  
以下に低下したことを検出し、昇圧電源回路の入力端子  
281(MGB)に信号を送信する。この検出信号を受  
けて、可変昇圧電源回路282は出力能力値を増加させ  
50

ることにより、下アーム駆動用電圧VGBの低下を防止する。すなわち、能力が必要な時は、可変昇圧電源回路282の出力能力を低減することにより、ノイズの増加を抑え、能力が必要な時にのみ、可変昇圧電源回路282の出力能力を増加させることができる。

【0204】このように本実施の形態26によれば、実施の形態1～25の回路を複数のアプリケーションに適用する場合に、必要時のみ昇圧電源回路の能力を向上させることで、ノイズによる周辺回路や自己回路への悪影響を防止する、自己診断回路を追加した駆動回路を得ることができる。

【0205】実施の形態27。実施の形態26の可変昇圧電源回路にチャージポンプ回路を適用している場合に、昇圧用インバータのオン抵抗値を切り替えることにより、実施の形態26と同等の効果を得ることができる。

【0206】具体的な回路例を図44に示す。下アーム駆動電源電圧監視回路280の具体例、素子286～291で構成される回路動作については、実施の形態21、図34と同等であるので、ここでは説明を省略する。図44において、端子139のVGB電圧がある設定値以下に低下した場合に、下アーム駆動用電源電圧監視回路280の出力端子281(MGB)はLOWからHIGH電圧に切り替わる。この信号を受けて、初めて、可変昇圧電源回路282内のNMOSTランジスタ293はクロック信号(CLKO)に従って動作する様になる。よって、倍昇圧チャージポンプ回路である282回路内の昇圧用インバータのNMOSTランジスタ151のオン抵抗が低下し、昇圧電源回路の能力が上昇することになる。また、図44の可変昇圧電源回路282では、倍昇圧チャージポンプ回路を示しているが、この回路は実施の形態6～9のどの回路を適用しても良い。

【0207】このように本実施の形態27によれば、実施の形態26の昇圧電源回路として、実施の形態5～8のチャージポンプ回路を適用している場合に、下アーム駆動電源電圧監視回路の信号を受けて、昇圧用インバータ回路のNMOSオン抵抗を減少/増加させることにより、実施の形態26の効果を実現する駆動回路を得ることができる。

【0208】実施の形態28。実施の形態26の昇圧電源回路にチャージポンプ回路を適用している場合に、整流ダイオードの順方向電圧を切り替えることにより、実施の形態26で述べた効果を得ることができる。

【0209】具体的な回路例を図45に示す。下アーム駆動用電源電圧監視回路280は図44と同一である。VGB電圧がある設定値以下に低下した場合、端子281(MGB)はLOWからHIGHに切り替わる。HIGH信号により、スイッチ294と296がオンし、整流用ダイオード147、148にそれぞれ整流用ダイオード295、297が並列接続されることで、順方向電

圧が低下し、昇圧電源回路の出力能力が上昇する。

【0210】ここで、実施の形態27と同様に、図45の可変昇圧電源回路282では、倍昇圧チャージポンプ回路を示しているが、実施の形態6～9のチャージポンプ回路を適用しても良い。また、実施の形態27と同時に実施することにより、実施の形態26で述べた効果を得ることもできる。

【0211】このように本実施の形態28によれば、実施の形態26の昇圧電源回路として、実施の形態5～8のチャージポンプ回路を適用している場合に、下アーム駆動電源電圧監視回路の信号を受けて、チャージポンプ回路内の整流ダイオードの順方向電圧を減少/増加させることにより、実施の形態26と同等の効果の駆動回路を得ることができる。また、実施の形態27と同時に実施することによっても、実施の形態26と同等の効果の駆動回路を得ることができる。

【0212】実施の形態29。実施の形態26の昇圧電源回路に、実施の形態10のステップアップコンバータを適用している場合に、コイルのインダクタンス値を切り替えることにより、実施の形態26で述べた効果を得ることができる。

【0213】具体的な回路例を図46に示す。下アーム駆動用電源電圧監視回路280の回路については、図44、45と同一につき、ここでは説明を省略する。下アーム駆動用電源電圧(VGB)の電圧低下時における、端子281(MGB)のHIGH信号を受けて、スイッチ299はコイル298の両端短絡を解放し、コイル182にコイル298を直列接続する。このことにより、昇圧電源電圧(VCP)が上昇することになる。

【0214】このように本実施の形態29によれば、実施の形態26の昇圧電源回路として、実施の形態10のステップアップコンバータ回路を適用している場合に、下アーム駆動電源電圧監視回路の信号を受けて、ステップアップコンバータ内のコイルのインダクタンス値を増加/減少させることで、実施の形態26と同等の効果の駆動回路を得ることができる。

【0215】実施の形態30。実施の形態29と同様に、実施の形態26の昇圧電源回路に、実施の形態10のステップアップコンバータを適用している場合に、NMOSTランジスタのオン抵抗値を切り替えることにより、実施の形態26と同等の効果を得ることができる。

【0216】具体的な回路例を図47に示す。下アーム駆動用電源電圧監視回路280は図44～46と同一であり、下アーム駆動用電源電圧(VGB)が低下した時に、端子281(MGB)にHIGHが出力され、この信号がAND300に入力されることにより、NMOSTランジスタ301が、クロック信号(CLKO)に従って動作する様になる。このことにより、昇圧電源電圧が上昇することになる。

【0217】このように本実施の形態30によれば、実

施の形態26の昇圧電源回路として、実施の形態10のステップアップコンバータ回路を適用している場合に、下アーム駆動電源電圧監視回路の信号を受けて、ステップアップコンバータ内のNMOSトランジスタのオン抵抗値を減少/増加させることにより、実施の形態26の効果を実現する駆動回路を得ることができる。また、実施の形態29と同時に実施することによっても、実施の形態26の効果を實現する駆動回路を得ることもできる。

【0218】実施の形態31、実施の形態29、30と同様に、実施の形態26の昇圧電源回路に、実施の形態10のステップアップコンバータを適用している場合に、整流ダイオードの順方向電圧を切り替えることにより、実施の形態26で述べた効果を得ることができる。

【0219】具体的な回路例を図48に示す。下アーム駆動用電源電圧監視回路280は図44～図47と同一であり、VGB電圧低下時に、端子281(MGB)にHIGH信号を出力する。このHIGH信号を受けて、スイッチ302をオンすることで、整流ダイオード183に整流ダイオード303を並列接続し、昇圧電源電圧出力(VCP)を上昇させる。

【0220】このように本実施の形態31によれば、実施の形態26の昇圧電源回路として、実施の形態10のステップアップコンバータを適用している場合に、下アーム駆動用電源電圧監視回路の信号を受けて、ステップアップコンバータ内の整流ダイオードの順方向電圧を減少/増加させることにより、実施の形態26と同等の効果の駆動回路を得ることができる。また、実施の形態29若しくは実施の形態30と同時に実施することによっても、実施の形態26と同等の効果の駆動回路を得ることができる。

【0221】実施の形態32、実施の形態26、図43における、下アーム駆動電源電圧監視回路は、実施の形態26の効果で説明した様に、上下アームトランジスタのゲート駆動負荷による、昇圧電源回路出力(VCP)の低下による、下アーム駆動用定電圧回路の定電圧出力(VGB)の低下を検出するものである。よって、VGB電圧をモニタするのではなく、VCP電圧をモニタしても良い。よって、既にVCP電圧をモニタする昇圧電源電圧監視回路が存在する為、図43の昇圧電源電圧監視回路235に上記機能を追加することにより、回路規模の削減を図ることが可能である。

【0222】図49における、昇圧電源電圧監視回路304がこの機能を付随させた回路となる。VCPがある設定値以下になった時に、昇圧電源電圧監視回路304は、可変昇圧電源回路282の能力切り替え入力端子281(MGB)に信号を送信する。それ以外の動作については、実施の形態26～31と同一である。

【0223】このように本実施の形態32によれば、実施の形態26の昇圧電源電圧監視回路に昇圧電源電圧低

下検出機能を追加することにより、回路規模の削減を図りつつ、実施の形態26～31と同等の効果の駆動回路を得ることができる。

【0224】実施の形態33、実施の形態26では、下アーム駆動電源電圧を監視し、昇圧電源回路の能力を切り替える回路を挙げたが、同様の考え方を上アーム駆動用昇圧電源回路にも適用することが出来る。すなわち、上アーム駆動用昇圧電源回路の能力不足時、上アームゲート駆動電源電圧(VGT)が低下したのを自己検出し、上アーム駆動用昇圧電源回路能力を向上させることができる。

【0225】図50に上記例を示す。実施の形態21の回路例、図35に上記機能を追加した場合の回路例であるが、実施の形態1～32のどの回路についても適用可能である。上アーム駆動電源電圧監視回路305は、上アーム駆動用昇圧電源回路307の出力電圧(VGT)をモニタし、上アーム駆動負荷が増加し、VGTがある設定値以下に低下した場合に、上アーム駆動用昇圧電源回路307の能力切り替え入力端子306(MGT)に信号を送信する。この信号を受けた、上アーム駆動用昇圧電源回路307は出力能力を増加させ、負荷増加による上アーム駆動電圧の低下を改善する。負荷が小さい時には、能力を低下させることにより、必要以上の出力能力を持った場合のノイズ増加を防止する。実施の形態26～32と同時に実施しても良く、実施の形態32、図49に上記機能を持たせた回路が図51となる。

【0226】このように本実施の形態33によれば、実施の形態1～32の回路を複数のアプリケーションに適用する場合に、必要時のみ上アーム駆動用昇圧電源回路の能力向上させることで、ノイズによる周辺回路や自己回路への悪影響を防止する、自己診断回路を追加した駆動回路を得ることができる。

【0227】実施の形態34、実施の形態33の上アーム駆動用昇圧電源回路として、実施の形態17の様なチャージポンプ回路を適用している場合に、実施の形態27と同様に、昇圧用インバータのオン抵抗値を切り替えることができる。

【0228】図52に上記回路の具体例を示す。上アーム駆動電源電圧監視回路305は、抵抗309～312、314～316、オペアンプ313、318、NMOSトランジスタ317、インバータ319の素子又は回路から成る。抵抗309～312及びオペアンプ313から成る反転アンプは、上アームのゲート駆動電圧に当たる、VGT-VB電圧を、VCCを電源とするコンパレータで駆動可能な様に、信号振幅を圧縮及びGND基準の信号に圧縮する為の、反転アンプとなる。例えば、抵抗309及び311の抵抗値をR1、抵抗310、312の抵抗値をR2、また、アンプ313の出力をVoとすると、式(29)となる。

【0229】

【数31】

$$V_o = \frac{R_2}{R_1} \times (V_{GT} - V_B) \quad \dots (29)$$

【0230】ここで、上アームゲート駆動電圧（VGT-VB）が、R1とR2の抵抗比で決まるゲイン倍に圧縮された値が出力される。よって、ゲインを適当に設定することにより、VBに応じた耐圧の素子を使用するのは、抵抗309～312のみで良く、アンパ313やその後段に接続される回路や素子については、VCC電圧に応じた素子を使用すれば良い。すなわち、回路素子部品のコスト上昇や集積時のレイアウトパターン増加を防止することが可能となり、製造コストの上昇を防止することが可能となる。上記反転アンパ後の後段回路については、実施の形態27の具体例である、図44と同一構成につき、ここでは特に詳細動作については説明を省略する。

【0231】このように本実施の形態34によれば、実施の形態33の上アーム駆動用昇圧電源回路として、チャージポンプ回路を適用している場合に、上アーム駆動用電源電圧監視回路の信号を受けて、上アーム駆動用昇圧電源回路中の昇圧インバータ回路のNMOSTランジスタのオン抵抗を減少／増加させることにより、実施の形態33と同等の効果の駆動回路を得ることができる。

【0232】実施の形態35. 実施の形態33の上アーム駆動用昇圧電源回路として、実施の形態17の様なチャージポンプ回路を適用している場合に、実施の形態28と同様に、整流ダイオードの順方向電圧を切り替えることにより、実施の形態33で述べた効果を得ることができる。

【0233】具体的な回路の一例を図53に示す。上アーム駆動電源電圧監視回路305については、実施の形態34の図52と同一、上アーム駆動用昇圧電源回路307については、実施の形態28の図45と同一につき、ここでは詳細動作の説明については省略する。

【0234】このように本実施の形態35によれば、実施の形態33の上アーム駆動用昇圧電源回路として、チャージポンプ回路を適用している場合に、上アーム駆動用電源電圧監視回路の信号を受けて、上アーム駆動用昇圧電源回路中の整流ダイオードの順方向電圧を減少／増加させることにより、実施の形態33と同等の効果の駆動回路を得ることができる。また、実施の形態34と同時に実施することにより、実施の形態33と同等の効果の駆動回路を得ることができる。

【0235】実施の形態36. 実施の形態26～35では、上下アーム駆動電圧の低下を各電源電圧監視回路が検出し、低下時には、上下アームを駆動する昇圧電源回路の能力を増加させる回路について説明した。本実施の形態36では、上記のゲート駆動電圧が低下した時の各電源電圧監視回路の検出信号を異常検出とし、ブリッド回路動作を停止させる回路について説明する。

【0236】具体的には、発明の背景や実施の形態1にて述べている様に、ゲート駆動電圧が低下した場合、出力上下アームトランジスタの出力能力が低下し、アプリケーション動作に必要な出力電流又は出力ダイナミックレンジが確保出来なくなる可能性がある。この場合、最悪時には誤動作や電気回路の破壊等が生じる可能性がある。本実施の形態36は、実施の形態1～25の場合において、ゲート駆動電圧がある設定値以下に低下した場合を異常モードとして検出し、出力トランジスタ駆動回路の動作を停止させる、安全性確保の為に回路を目的とする。

【0237】具体的な回路の一例を図54に示す。ここで、ブリッドドライブ用電源回路136h内の上下アーム駆動用電圧（VGT、VGB）検出回路の構成は、図51と同様である。VB昇圧電源回路132がある電圧以下に低下したことを検出した、昇圧電源電圧監視回路304は下アーム駆動回路の入力端子（MIB）に異常検出信号を送信し、その信号を受けた下アーム駆動回路142は下アームトランジスタ145の駆動を停止する。同様にして、上アーム駆動電圧（VGT-VB）が低下したことを検出した、上アーム駆動電源電圧監視回路305は、上アーム駆動回路141の入力端子（MIT）に異常検出信号を送信、その信号を受信した上アーム駆動回路141は上アームトランジスタ144の駆動を停止する。以上により、ゲート駆動電圧低下時のブリッド回路動作停止を実現する。

【0238】このように本実施の形態36によれば、実施の形態1～35の回路において、出力トランジスタのゲート駆動電圧低下を検出し、出力トランジスタをオフさせることにより、異常動作を防止する駆動回路を得ることができる。

【0239】実施の形態37. 実施の形態1で説明した様に、本発明は出力上下アームを駆動する回路（ブリッドドライブ回路74a）内で、電源電圧（VB）が直接印可される素子数を削減し、かつ出力トランジスタのゲート駆動電圧を必要以上に上昇することを抑えることにより、製造コストの増加を抑えつつ、広範囲な電源電圧範囲に適用可能な回路を実現することを一つの目的としている。実施の形態3～36において、出力段の電源とブリッドドライブ用電源回路の電源（VB）は共通としていたが、例えば、電源電圧が二個以上存在するアプリケーションにおいては、出力負荷駆動用の電源と別個の電源電圧が小さい電源をブリッドドライブ用電源回路の昇圧用電源として用いることにより、ブリッドドライブ用電源回路を構成する素子耐圧を小さくすることが可能である。

【0240】本実施の形態37は、二個以上の電源を有し、モータ等のコイル負荷駆動用電源とは別個に、それよりも電源電圧値の小さい電源が存在する場合、ブリッドドライブ用電源回路の昇圧用基準電圧に前記電源を使用することで、ブリッドドライブ用電源回路の製造コストを低減

するものである。具体的には、42Vバッテリーと12Vバッテリーの二個のバッテリーを有する、車載用の42Vアプリケーション等が挙げられる。

【0241】図55に具体的な回路の一例を示す。図55は実施の形態22、図35に上記を適用した場合の回路例となる。ブリッドドライブ用電源回路136iの昇圧電源回路の電源として、電源327(VB1)を使用し、上アームトランジスタ144、下アーム145で構成されるトータムボール形出力段の電源、及び上アーム駆動回路141の接地として、電源329(VB2)を使用、VB2>VB1の場合にブリッドドライブ用電源回路の回路規模削減を実現する回路となる。

【0242】このように本実施の形態37によれば、車載用の42Vアプリケーションの様に、二個以上の電源を有し、モータ等のコイル負荷駆動用の出力段電源以外に電源電圧値の小さい電源を有するアプリケーションで、実施の形態3~37のブリッドドライブ用電源回路の電源に、出力段電源以外の上記小電圧電源を適用することにより、製造コストの削減を図った駆動回路を得ることができる。

【0243】実施の形態38. 通常、昇圧電源回路では、電源起動時に突入電流(ラッシュ電流とも称される)が流れる。例えば、図12の倍昇圧チャージポンプ回路を用いて説明すると、電源電圧(VB)を0Vから12Vに電源を起動した場合、デカップリング容量152は、当然充電されていない為、昇圧出力133(VCP)は0Vであるから、VBからデカップリング容量へ、整流ダイオード147、148の順方向特性で決定される電流が瞬間的に流れることになる。これが突入電流である。突入電流は、回路構成や回路を構成する素子特性、電源電圧等によっても変わってくるが、未対策の場合、数百mA~数Aのオーダーとなる。昇圧電源回路出力の通常負荷が数mA~数十mAであることを考えると、上記の値は大きい為、場合によっては素子破壊等につながる恐れがある。

【0244】この突入電流対策としては、電源端子と電源間に制限抵抗を挿入するのが一般的である。上記の図12の例で言うと、端子VBと、12V電源との間に制限抵抗を挿入することになる。但し、制限抵抗を挿入することにより、通常負荷時の昇圧経路のインピーダンスが上昇する為、昇圧電源回路の出力は低下することになる。すなわち、突入電流を小さくすればする程、昇圧電源回路の出力能力は低下することになる。

【0245】本実施の形態は、上記突入電流が生じる、電源起動時のみ制限抵抗を挿入し、通常時には制限抵抗を外すことにより、通常時の昇圧電源回路能力を確保するものである。具体的には、昇圧出力電圧が電源起動時に低電圧値である時のみ、制限抵抗を挿入し、突入電流を制限する。図56がその具体的な回路となる。昇圧電源回路7の昇圧出力Voをモニタする昇圧出力電圧監視

回路336が、Voがある電圧値以下の場合にスイッチ333をオフすることで、電源330から昇圧電源回路7に流れる突入電流を、突入電流制御スイッチ334中の制限抵抗332により制限する。昇圧出力Voがある電圧以上まで上昇すると、スイッチ333はオンとなり、制限抵抗332の両端が短絡されることで、昇圧電源回路出力能力の低下を防止する。回路の一例を図57に示す。なおここで言う昇圧電源回路7は、本発明中のVCC昇圧電源回路69であってもよいし、またVB昇圧電源回路132であってもよいし、また可変昇圧電源回路282であってもよい。

【0246】本実施の形態38は実施の形態1~37についても同様に成立する。実施の形態22、図35の回路に上記回路、図56を適用した場合の回路例が図58となる。実施の形態22の昇圧電源電圧監視回路304はある電圧以上に上昇した場合、VLOに信号を出力するものであったが、図58の昇圧電源監視回路304はそれ以外に、ある電圧以下にVCPが低下した場合にも、VHOに信号を出力することにより、上記効果を得る回路となっている。

【0247】このように本実施の形態38によれば、昇圧電源回路において、電源起動時の昇圧出力定電圧時のみ、突入電流の制限抵抗を挿入し、通常時には制限抵抗による昇圧出力能力の低下を防止する駆動回路を得ることができる。

【0248】実施の形態39. 実施の形態38と同様の突入電流に関する問題点を改善する為に、昇圧出力電流を監視し、ある電流値以上の場合に制限抵抗を挿入することで、実施の形態38と同様の効果を得ることができる。

【0249】具体的な回路例を図60に示す。出力電流をセンシングする抵抗362により、制限抵抗両端の短絡/解放を決めるスイッチ334のオン/オフをする回路である。この場合、昇圧出力が上記センシング抵抗値両端の端子間電圧分、降下することになるので、昇圧出力デカップリング用容量349への充電電流をモニタする形に変更した回路が図61となる。

【0250】本実施の形態39についても、実施の形態1~37に適用可能であり、実施の形態22、図35に適用した場合の回路例が図62である。

【0251】このように本実施の形態39によれば、昇圧電源回路において、電源起動時の突入電流発生時のみ、突入電流の制限抵抗を挿入し、通常時には制限抵抗による昇圧出力能力の低下を防止する駆動回路を得ることができる。

【0252】実施の形態40. 実施の形態38と同様の突入電流に関する問題点を改善する為に、電源起動後にある一定の遅延時間を設け、その期間は制限抵抗を挿入することで、実施の形態38と同様の効果を得る回路を図63に示す。またさらに具体的な回路の一例は図64



に示す。本実施の形態についても、実施の形態1〜37に適用可能であり、実施の形態22、図35に適用した場合の回路例が図65である。

【0253】このように本実施の形態40によれば、昇圧電源回路において、電源起動時後の一定時間のみ、突入電流の制限抵抗を挿入し、通常時には制限抵抗による昇圧出力能力の低下を防止する駆動回路を得ることができる。

【0254】実施の形態41。実施の形態40では、電源起動時に一定時間の遅延時間を発生させる回路、電源起動時遅延回路を必要としたが、システムによっては、この回路と同一の機能を持つ回路が既に存在する場合がある。これはパワーオンリセット回路と呼ばれ、電源電圧を監視し、電源起動後一定の時間内は回路動作を停止させる回路である。本実施の形態41では、パワーオンリセット回路出力を利用して、実施の形態40と同様の効果を得ることを目的とする。

【0255】図66に、実施の形態22、図35での具体例を示す。ブリッド回路の制御を行うMCU375はVCC電源を使用する。VCCは電源126(VB)より、レギュレータ回路373が生成する定電圧である。パワーオンリセット回路(POR回路)374は電源(VB)起動後、レギュレータ出力(VCC)の正常定電圧が出力された後、MCUの誤動作が生じない様に一定時間の間、MCUにリセット信号を送信するものである。よって、このPOR回路の電源起動時のリセット信号を利用して、突入電流制限用の制限抵抗を挿入することにより、実施の形態40と同様の効果が得られることになる。

【0256】このように本実施の形態41によれば、システム中に含まれる、パワーオンリセット信号を利用することにより、回路削減を図りつつ、実施の形態40と同一の効果の駆動回路を得ることができる。

【0257】

【発明の効果】本発明は、以上説明したように構成されているので、個々の実施の形態毎に述べた効果に加えて、全体的に以下に示すような効果の全て、または何れかの効果を奏する。

【0258】電源電圧変動の大きい電源を使用する場合においても、電圧低下時に出力トランジスタの能力が低下しない。

【0259】電源電圧変動の大きい電源を使用する場合においても、電圧上昇時に対応した耐圧を有する素子を最小限に抑えることができる。

【0260】電源電圧変動の大きい電源を使用する場合においても、出力特性の変動を抑えることができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1を示すブロック図である。

【図2】 本発明の実施の形態1における3相ブラシレ

スモータ負荷と出力段を示す回路図である。

【図3】 本発明の実施の形態1におけるコイル負荷と出力段を示す回路図である。

【図4】 本発明の実施の形態1における上アーム駆動回路を示す回路図である。

【図5】 本発明の実施の形態1における駆動回路を示す回路図である。

【図6】 本発明の実施の形態1におけるチャージポンプ回路と負荷モデルを示す回路図である。

10 【図7】 本発明の実施の形態1における出力電圧と出力電流との関係を示す特性図である。

【図8】 本発明の実施の形態1における出力NMOSトランジスタのゲートチャージ特性を示す特性図である。

【図9】 本発明の実施の形態2における駆動回路を示す回路図である。

【図10】 本発明の実施の形態3における駆動回路を示す回路図である。

20 【図11】 本発明の実施の形態4を示すブロック図である。

【図12】 本発明の実施の形態5を示す昇圧電源回路用の倍昇圧チャージポンプ回路図である。

【図13】 本発明の実施の形態6を示す昇圧電源回路用の三倍昇圧チャージポンプ回路図である。。

【図14】 本発明の実施の形態7を示す昇圧電源回路用の三倍昇圧チャージポンプ回路図である。

【図15】 本発明の実施の形態8を示す昇圧電源回路用のチャージポンプ回路図である。

30 【図16】 本発明の実施の形態9を示す昇圧電源回路用の出力段トランジスタを利用したチャージポンプ回路図である。

【図17】 本発明の実施の形態10を示す昇圧電源回路用のステップアップコンバータ回路図である。

【図18】 本発明の実施の形態11を示す出力段トランジスタ及びコイル負荷を利用した昇圧電源回路図である。

【図19】 本発明の実施の形態11の具体的な昇圧動作を説明する為の、Slow Decay時PWM動作説明図である。

40 【図20】 本発明の実施の形態11の具体的な昇圧動作を説明する為の、Fast Decay時PWM動作説明図である。

【図21】 本発明の実施の形態12を示す下アーム駆動用定電圧回路用NPNトランジスタを出力とする定電圧回路図である。

【図22】 本発明の実施の形態13を示す下アーム駆動用定電圧回路用NMOSトランジスタを出力とする定電圧回路図である。

50 【図23】 本発明の実施の形態14を示す下アーム駆動用定電圧回路図である。

## 51

【図24】 本発明の実施の形態15を示す下アーム駆動用定電圧回路図である。

【図25】 本発明の実施の形態15を示すアンプ回路図である。

【図26】 本発明の実施の形態16を示す下アーム駆動用定電圧回路図である。

【図27】 本発明の実施の形態17を示す上アーム駆動用昇圧電源回路図である。

【図28】 本発明の実施の形態18を示す上アーム駆動用昇圧電源回路図である。

【図29】 本発明の実施の形態19を示すブロック図である。

【図30】 本発明の実施の形態19を示す昇圧電源電圧クランプ回路図である。

【図31】 本発明の実施の形態20を示すブロック図である。

【図32】 本発明の実施の形態20を示す昇圧電源電圧監視回路及びCLK制御回路図である。

【図33】 本発明の実施の形態20を示すコンパレータ回路図である。

【図34】 本発明の実施の形態21を示す昇圧電源電圧監視回路図である。

【図35】 本発明の実施の形態22を示すブロック図である。

【図36】 本発明の実施の形態22のフィルタ回路を示す回路図である。

【図37】 本発明の実施の形態23のフィルタ回路図である。

【図38】 本発明の実施の形態23のフィルタ回路図である。

【図39】 本発明の実施の形態23のフィルタ回路図である。

【図40】 本発明の実施の形態24のデジタルフィルタ回路である。

【図41】 本発明の実施の形態24のデジタルフィルタ回路である。

【図42】 本発明の実施の形態25のコンパレータ回路図である。

【図43】 本発明の実施の形態26を示すブロック図である。

【図44】 本発明の実施の形態27を示す回路図である。

【図45】 本発明の実施の形態28を示す回路図である。

【図46】 本発明の実施の形態29を示す回路図である。

【図47】 本発明の実施の形態30を示す回路図である。

【図48】 本発明の実施の形態31を示す回路図である。

## 52

【図49】 本発明の実施の形態32を示すブロック図である。

【図50】 本発明の実施の形態33を示すブロック図である。

【図51】 本発明の実施の形態33を示すブロック図である。

【図52】 本発明の実施の形態34を示す回路図である。

【図53】 本発明の実施の形態35を示す回路図である。

【図54】 本発明の実施の形態36を示すブロック図である。

【図55】 本発明の実施の形態37を示すブロック図である。

【図56】 本発明の実施の形態38を示すブロック図である。

【図57】 本発明の実施の形態38を示す回路図である。

【図58】 本発明の実施の形態38を示すブロック図である。

【図59】 本発明の実施の形態39を示すブロック図である。

【図60】 本発明の実施の形態39を示す回路図である。

【図61】 本発明の実施の形態39を示す回路図である。

【図62】 本発明の実施の形態39を示すブロック図である。

【図63】 本発明の実施の形態40を示すブロック図である。

【図64】 本発明の実施の形態40を示す回路図である。

【図65】 本発明の実施の形態40を示すブロック図である。

【図66】 本発明の実施の形態40を示すブロック図である。

【図67】 従来の駆動回路を示す回路図である。

【図68】 従来の駆動回路を示す回路図である。

【符号の説明】

- 1 駆動用回路電源、7 昇圧電源回路、8 プリドライブ回路、9 上アーム駆動回路、10 下アーム駆動回路、11 上アーム、12 下アーム、13 出力端子、65 VCC電源、67 上アーム駆動用昇圧電源回路、68 下アーム駆動用昇圧電源回路、69 VC C昇圧電源回路、72 上アーム駆動回路、73 下アーム駆動回路、74 プリドライブ回路、74a プリドライブ回路、103 上アーム制御回路、104 上アーム制御回路、132 VB昇圧電源回路、134 下アーム駆動用定電圧回路、135 上下アーム駆動用定電圧回路、136 プリドライブ用電源回路、136



53

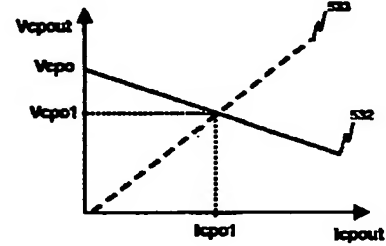
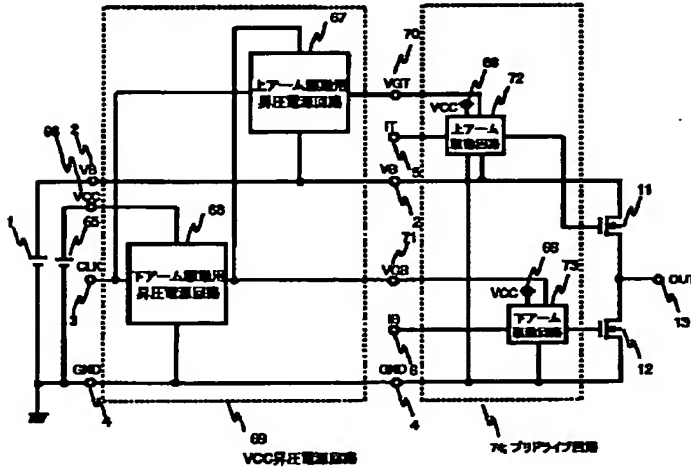
54

a~136m ブリッドドライブ用電源回路、141 上アーム駆動回路、142 下アーム駆動回路、144上アーム、145 下アーム、146 出力端子、235 昇圧電源電圧監視回路、236 クロック制御回路、259 フィルタ回路、280 下アーム駆動電源電圧監視回路、282 可変昇圧電源回路、304 昇圧電源

電圧監視回路、305 上アーム駆動電源電圧監視回路、307 上アーム駆動用昇圧電源回路、334 突入電流制御スイッチ、336 昇圧出力電圧監視回路、361 昇圧出力電流監視回路、372 電源起動時遅延回路、548 昇圧電源電圧クランプ回路。

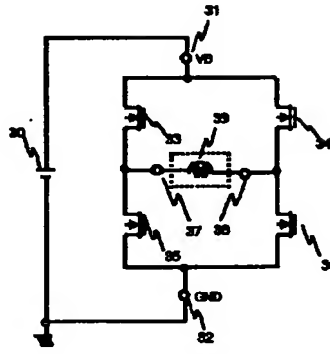
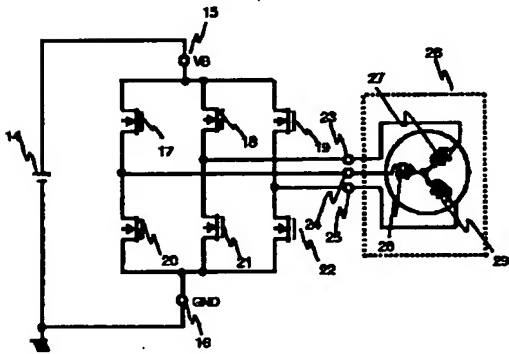
【図1】

【図7】



【図2】

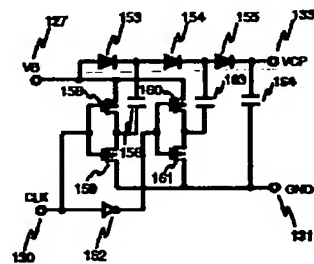
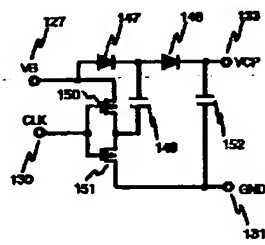
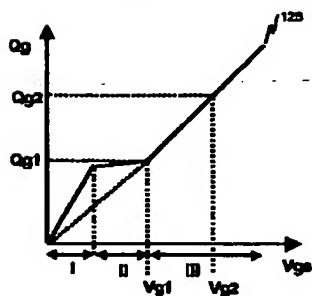
【図3】



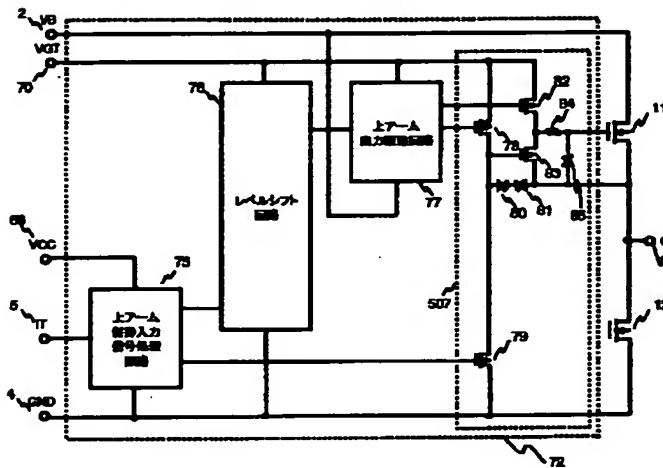
【図8】

【図12】

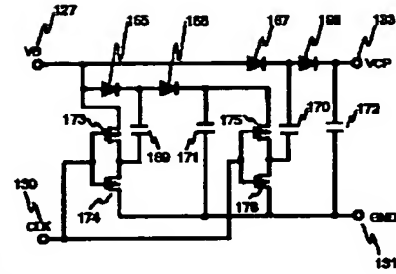
【図13】



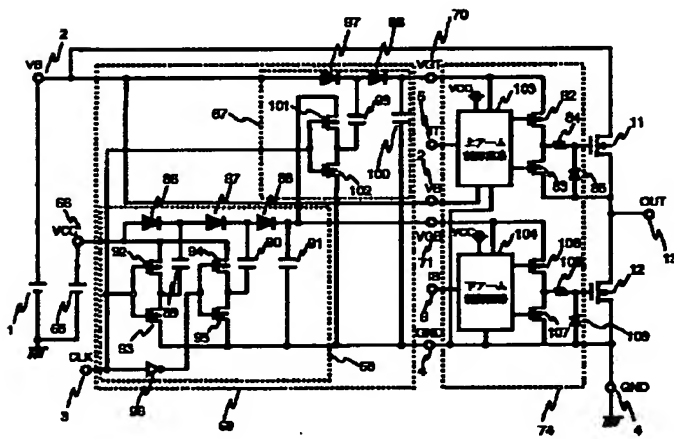
【図4】



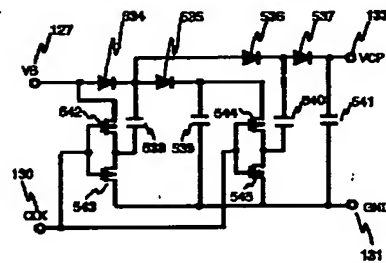
【図14】



【図5】

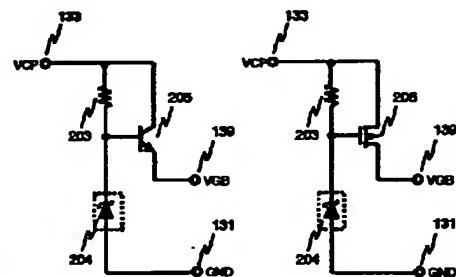


【図15】



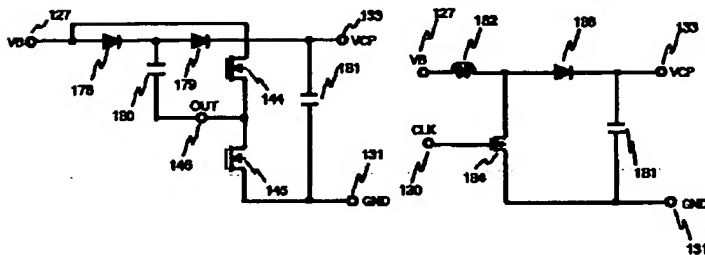
【図21】

【図22】

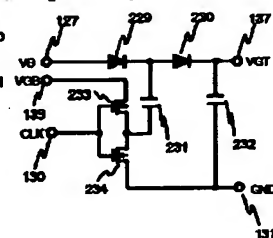


【図16】

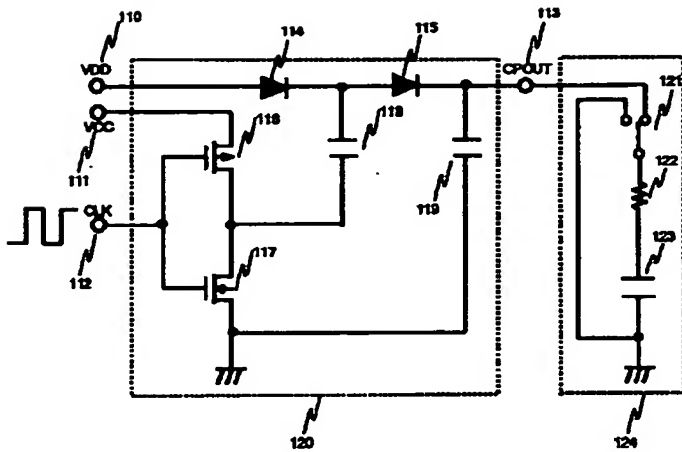
【図17】



【図27】

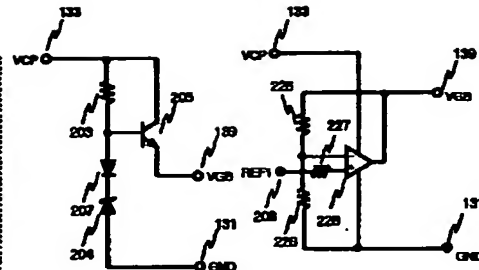


【図6】



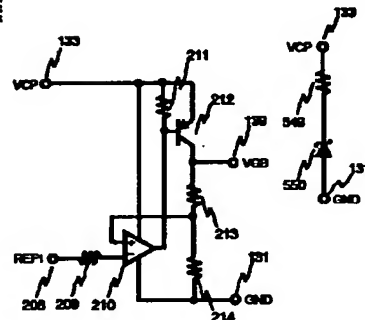
【図23】

【図26】

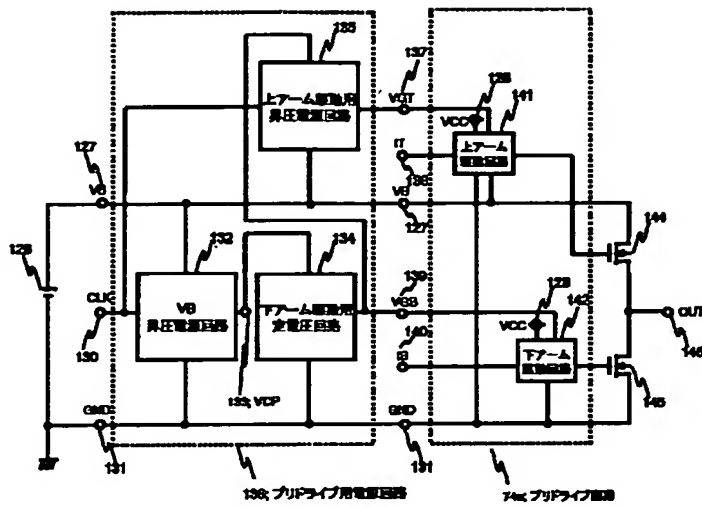


【図31】

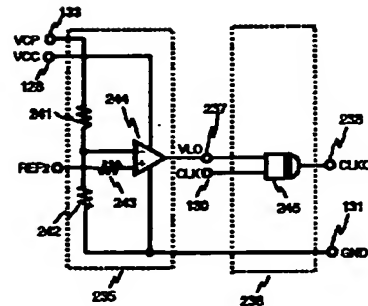
【図24】



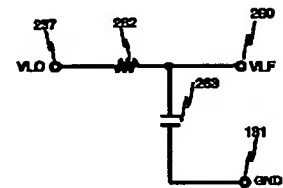
【図11】



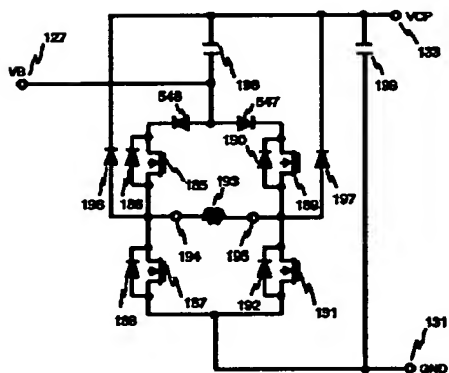
【図32】



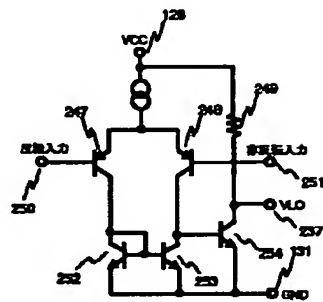
【図36】



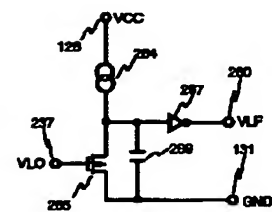
【図18】



【図33】

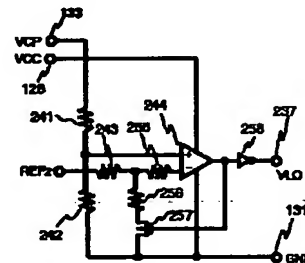
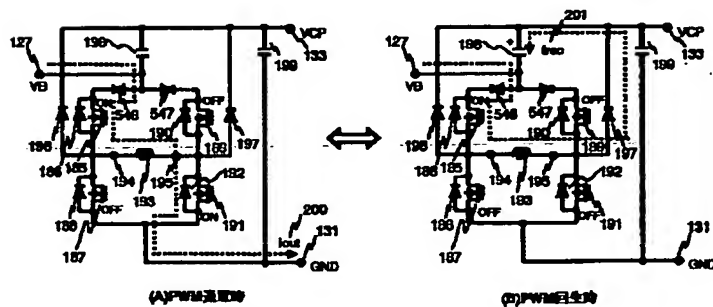


【図37】

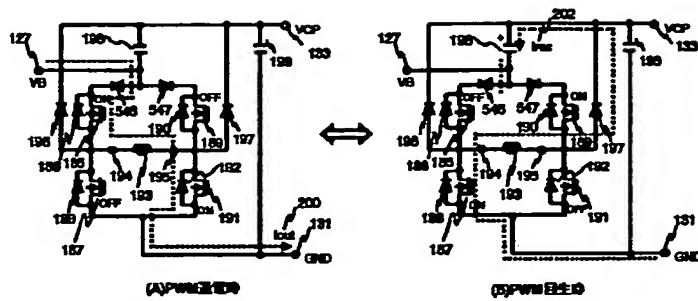


【図34】

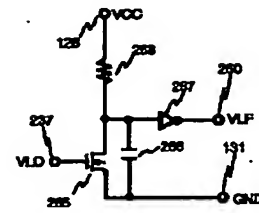
【図19】



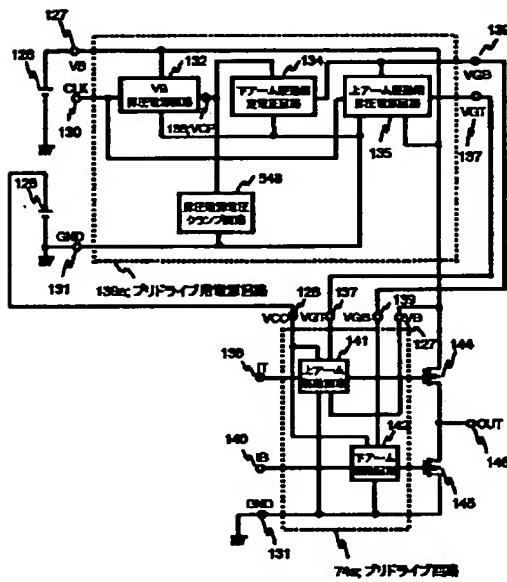
【図20】



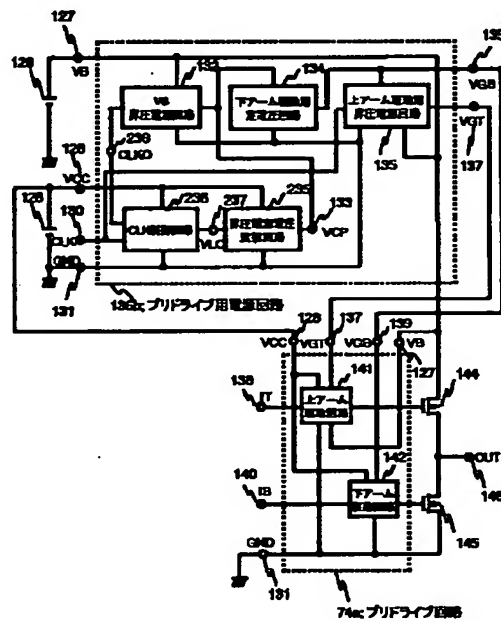
【図38】



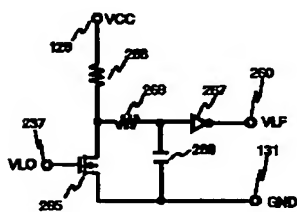
【図29】



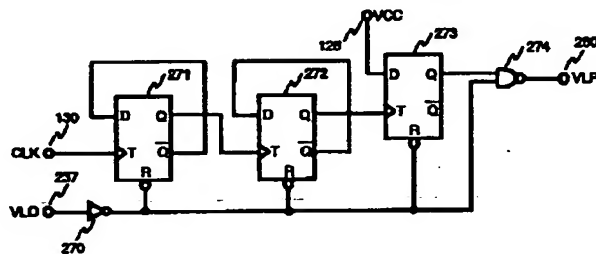
【図30】



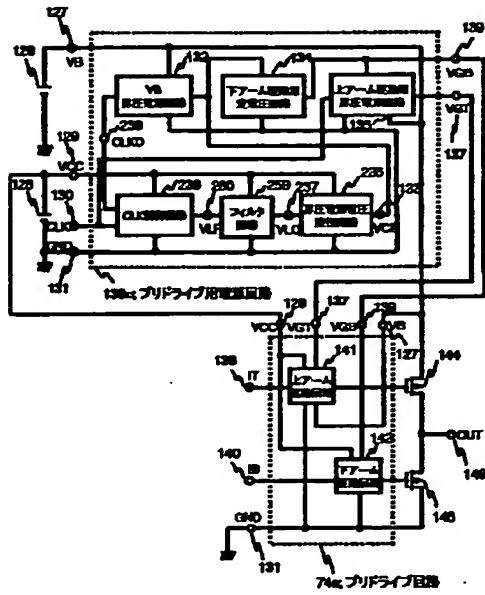
【図39】



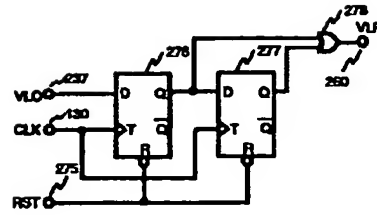
【図40】



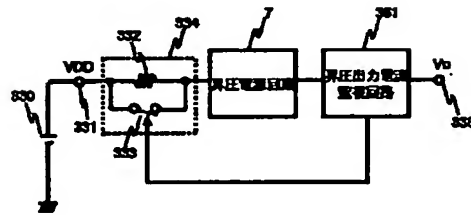
【図35】



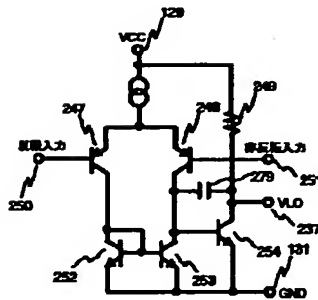
【図41】



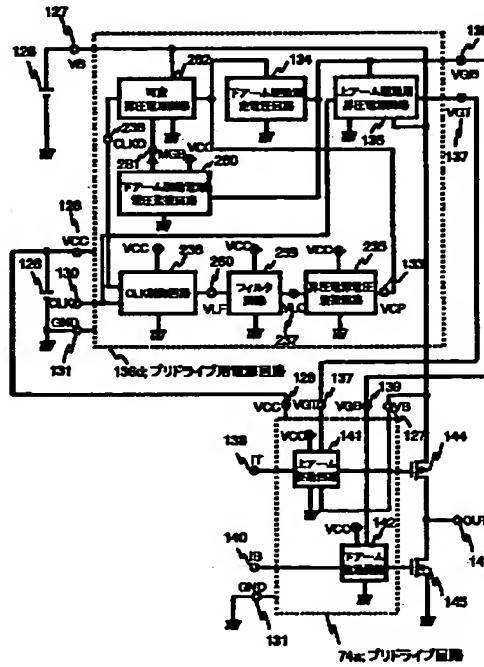
【図59】



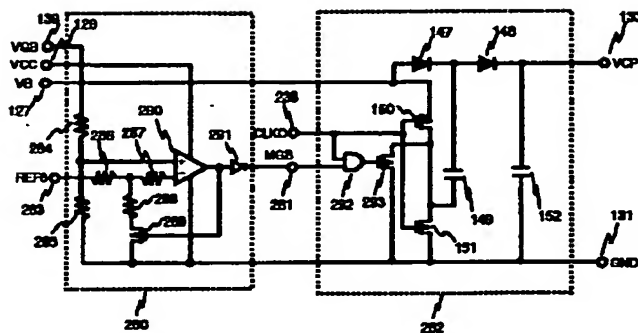
【図42】



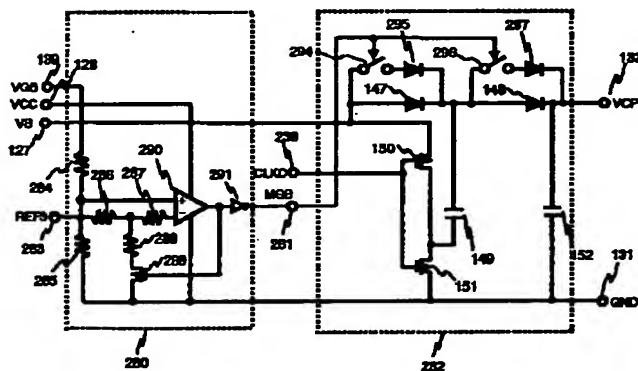
【図43】



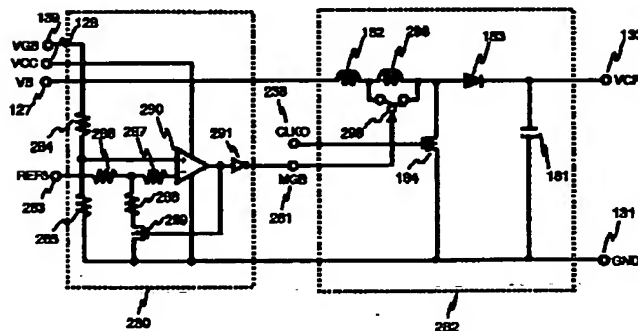
【図44】



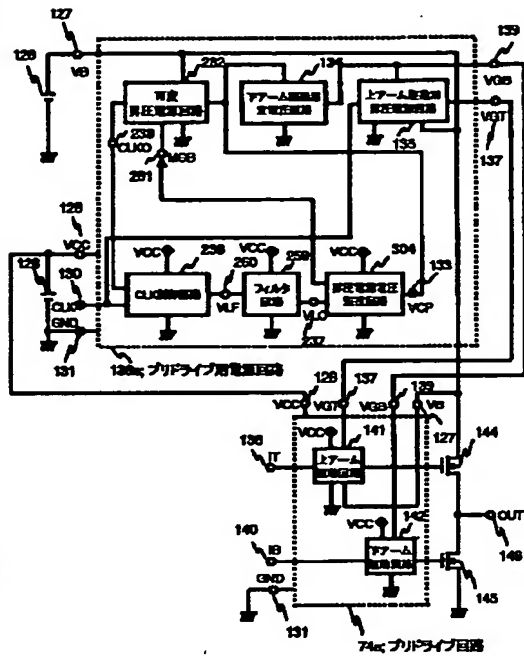
【図45】



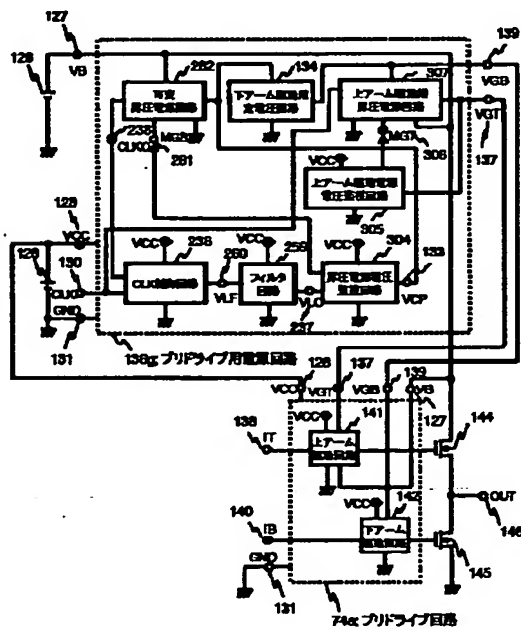
【図46】



【図49】

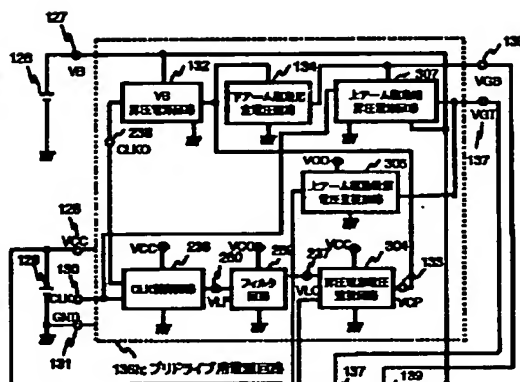


【図51】

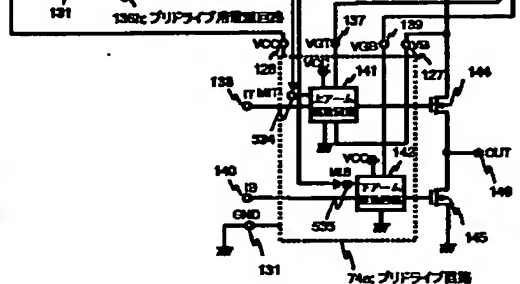




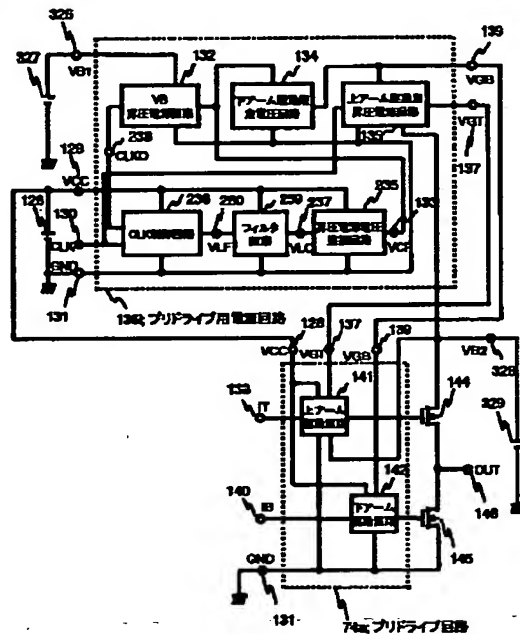
【図54】



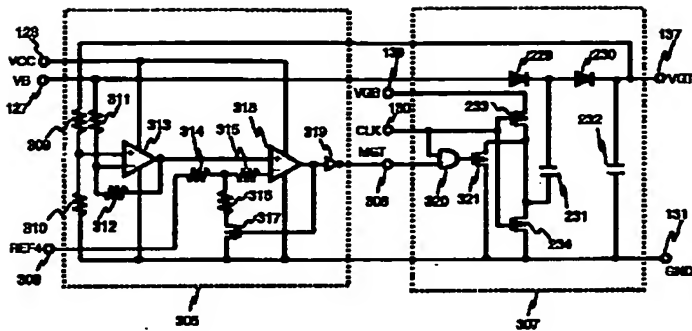
【图55】



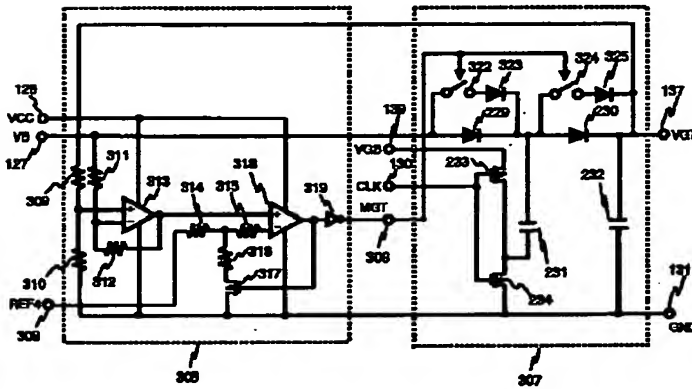
【图55】



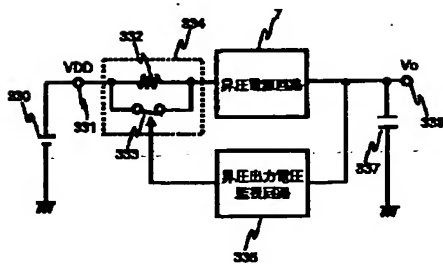
【図52】



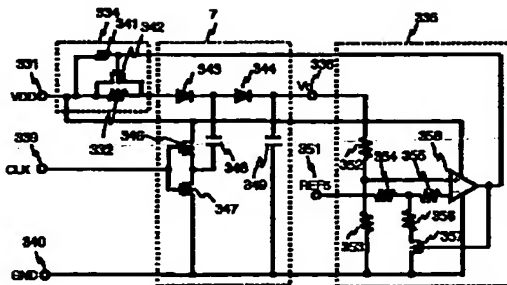
【図53】



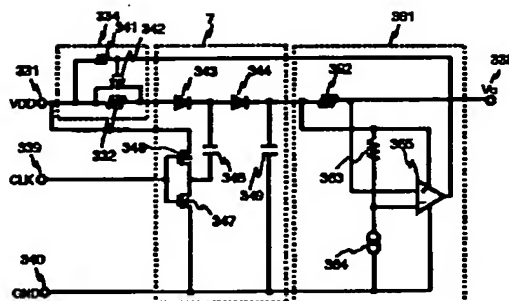
【図56】



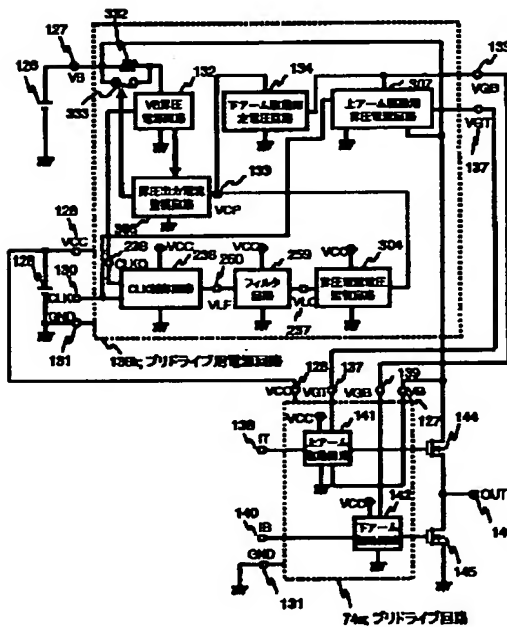
【図57】



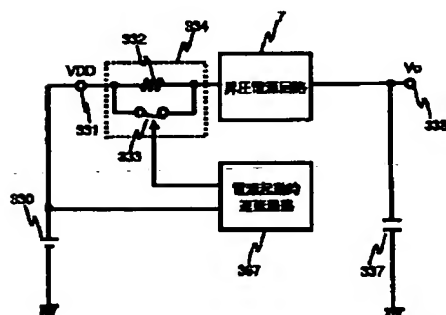
【図60】



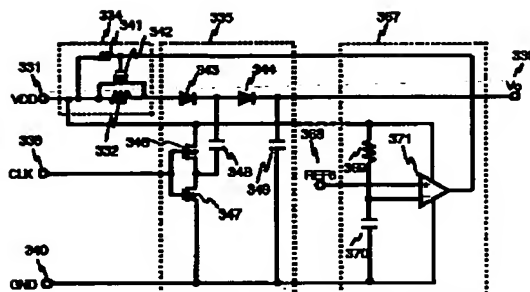
【图62】



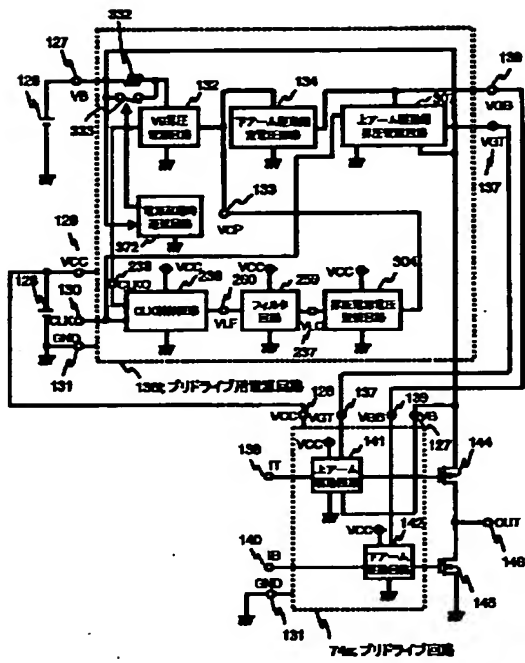
【图63】



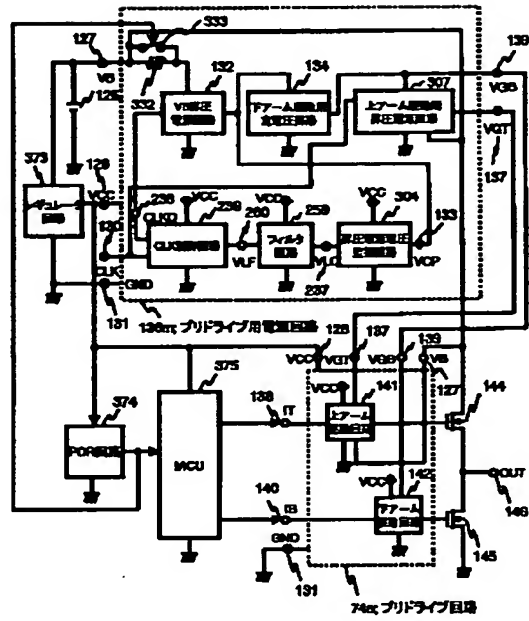
【图64】



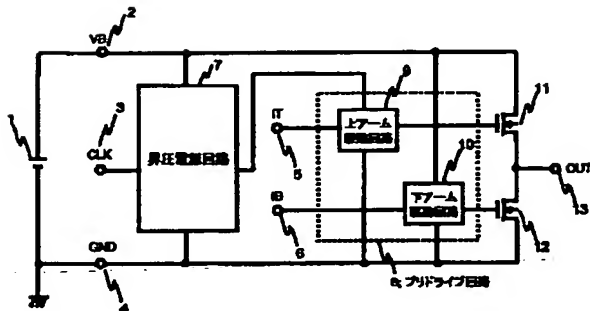
【図65】



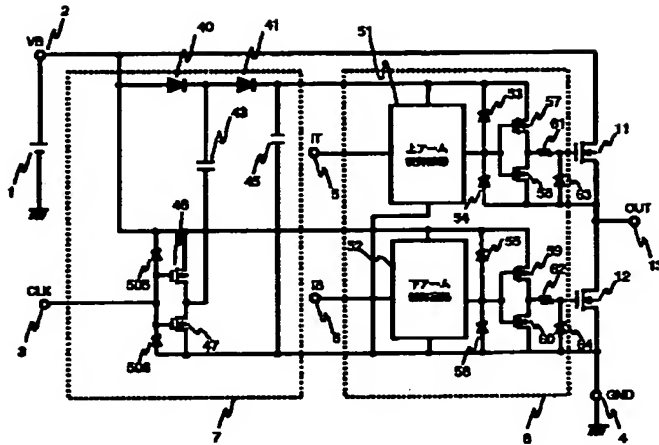
【図66】



【図67】



【図68】



## 【手続補正書】

【提出日】平成14年2月28日(2002. 2. 28)

【補正方法】変更

8)

【補正内容】

## 【手続補正1】

【0116】

【補正対象書類名】明細書

【数19】

【補正対象項目名】0116

$$V_{GB} = 3 \cdot V_{CC} - 4 \cdot V_F + 2 \cdot (2 \cdot R_{on}) \cdot \{n(1-P)\} \cdot (I_{gb} + I_{gt}) \quad \dots (19)$$

【数20】

$$V_{GT} - V_B = V_{GB} - 2 \cdot V_F + 2 \cdot R_{on} \cdot \{n(1-P)\} \cdot I_{gt} \quad \dots (15)$$

## 【手続補正2】

## 【手続補正3】

【補正対象書類名】明細書

【補正対象書類名】明細書

【補正対象項目名】0118

【補正対象項目名】0120

【補正方法】変更

【補正方法】変更

【補正内容】

【補正内容】

【0118】

【0120】

【数21】

【数23】

$$V_{GB} = \frac{3 \cdot (1-2\alpha) \cdot V_{CC} - 4 \cdot V_F}{8\alpha^2 - 10\alpha + 1} \quad \dots (20)$$

$$V_{GB_{[実際の形態]}} > V_{GB_{[実際の形態]}} \quad \dots (22)$$

【数24】

【数22】

$$V_{GT} - V_B = \frac{3 \cdot V_{CC} + (8\alpha - 6) \cdot V_F}{8\alpha^2 - 10\alpha + 1} \quad \dots (21)$$

$$(V_{GT} - V_B)_{[実際の形態]} > (V_{GT} - V_B)_{[実際の形態]} \quad \dots (23)$$

## 【手続補正4】

【補正内容】

【補正対象書類名】明細書

【0126】

【補正対象項目名】0126

【数25】

【補正方法】変更

$$V_{GB} = 4 \cdot V_{CC} - 3 \cdot V_F + 2 \cdot (2 \cdot R_{on}) \cdot \{n(1-P)\} \cdot (I_{gb} + I_{gt}) \quad \dots (24)$$

【数26】

$$V_{GT} - V_B = V_{GB} - 2 \cdot V_F + 2 \cdot R_{on} \cdot \{n(1-P)\} \cdot I_{gt} \quad \dots (15)$$

【数27】

$$V_{GB} = \frac{4 \cdot (1-2\alpha) \cdot V_{CC} - (2\alpha+3) \cdot V_F}{8\alpha^2 - 10\alpha + 1} \quad \dots (25)$$

【数28】

$$V_{GT} - V_B = \frac{4 \cdot V_{CC} + (8\alpha+1) \cdot V_F}{8\alpha^2 - 10\alpha + 1} \quad \dots (26)$$

$$V_{CP} - 3 \cdot V_B - 3 \cdot V_F + 2 \cdot (2 \cdot R_{on}) \cdot \{n(1-P)\} \cdot (I_{gb} + I_{gt}) \quad \dots (27)$$

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0138

【補正方法】変更

【補正内容】

【0138】

【数29】

---

 フロントページの続き
(51)Int. Cl.<sup>7</sup>

識別記号

FI

テーマコード(参考)

H02M 7/5387

H02M 7/5387

Z

Fターム(参考) 5H007 AA05 AA17 BB06 CA02 CB05

DB03 DB09 DC05 FA01 GA03

GA08

5H730 AA20 AS04 BB02 DD04

5H740 BA12 BB05 HH05 KK01